

機能集積システム工学研究室

先端物質科学研究科
半導体集積科学専攻

Semiconductor Electronics and Integration Science

教職員

教授	岩田 穆
助教授	佐々木守
助手	吉田 毅
技官	下岡丈治
ポスドク研究員	3名
研究補佐員	1名
共同研究員	2名 + 2名
秘書	1名

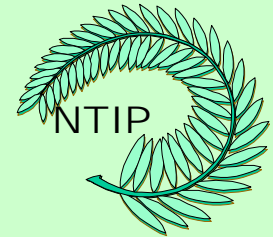
学生

博士課程後期	5名
博士課程前期	14名
4年生	

機能集積システム工学研究室の使命

21世紀COE テラビット情報ナノエレクトロニクス

1. 無線通信の3次元集積システム技術開発
2. 人間より速いビジョン(目)やブレイン(脳)を実現を目指す



Hiroshima University

アナログ-RF・デジタル混載システムオンチップ (SoC)

高速, 高周波, 低電圧, 低雑音アナログ回路

応用: 無線通信, 画像処理, ロボット, ネットワーク

生命体とエレクトロニクスの融合分野の開拓

生体センサLSI技術(BioCom), セキュリティ, 環境情報応用

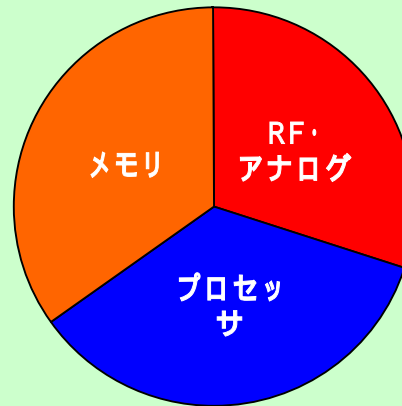
直接的な産業界貢献
アナデジ設計者育成

シリコンヒルズ構想
大学発ベンチャー **A-R-Tec**

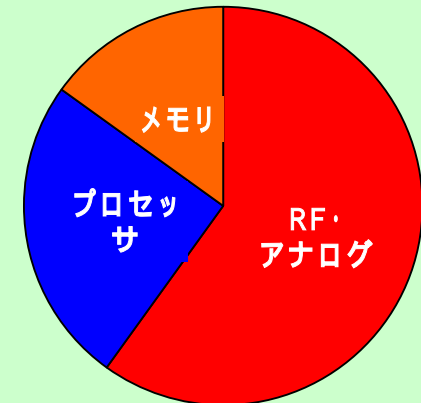
RF・アナログ技術の重要性

集積回路研究は **RF・アナログ** が主流

集積回路(LSI)のオリンピック
国際会議 ISSCCでの
発表件数の推移



1993年

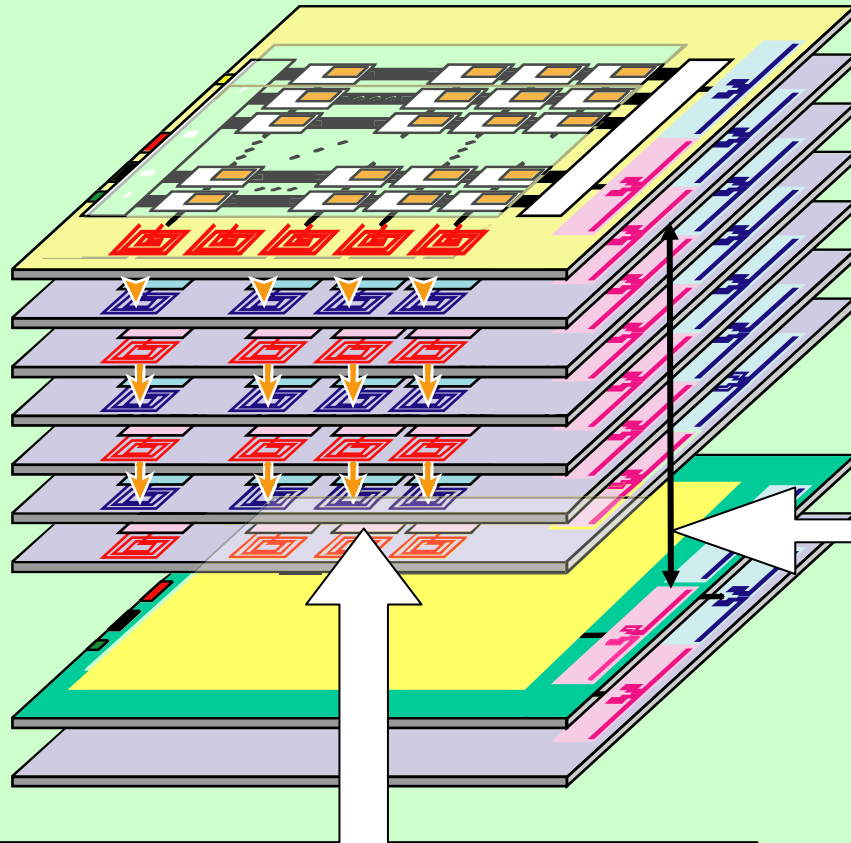


2004年

アナログーRF回路はアイデア勝負
センスと経験が必要
世界的にアナログ設計者が不足

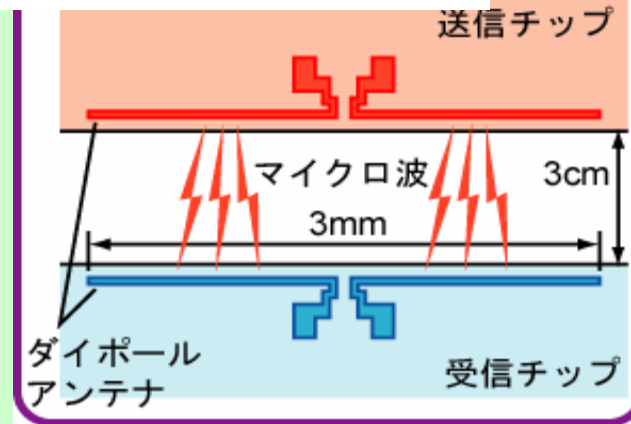
“次世代IT技術の鍵は **RF・アナログ**”

チップ間無線インタコネクタ技術

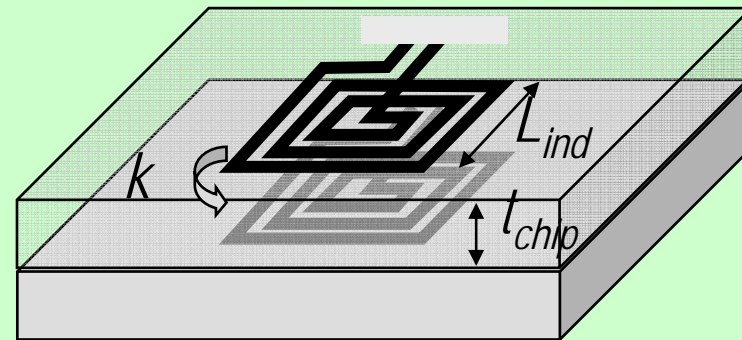


インダクタによる誘導結合
ローカル情報の並列通信

ナノデバイス・システム研究センター



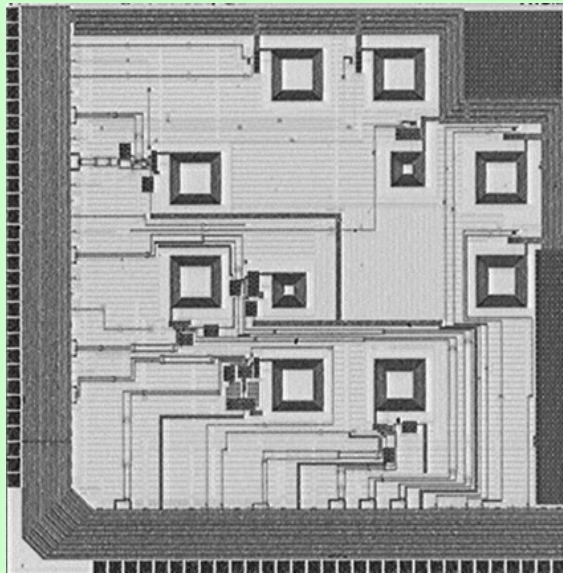
集積化アンテナによる電磁波結合
グローバル情報通信



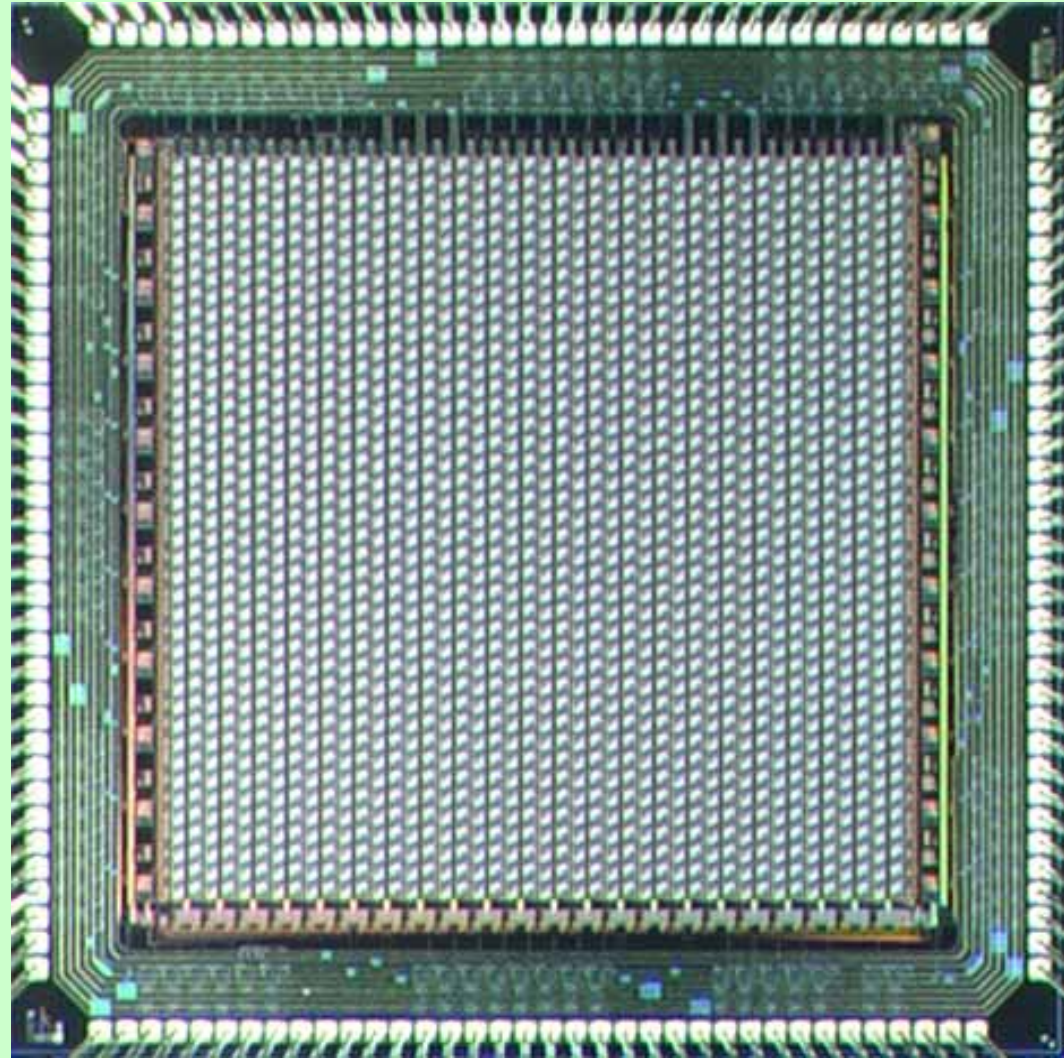
Si基板

インダクタ結合テストチップ、マルチチップビジョン

ISSCC2005で発表

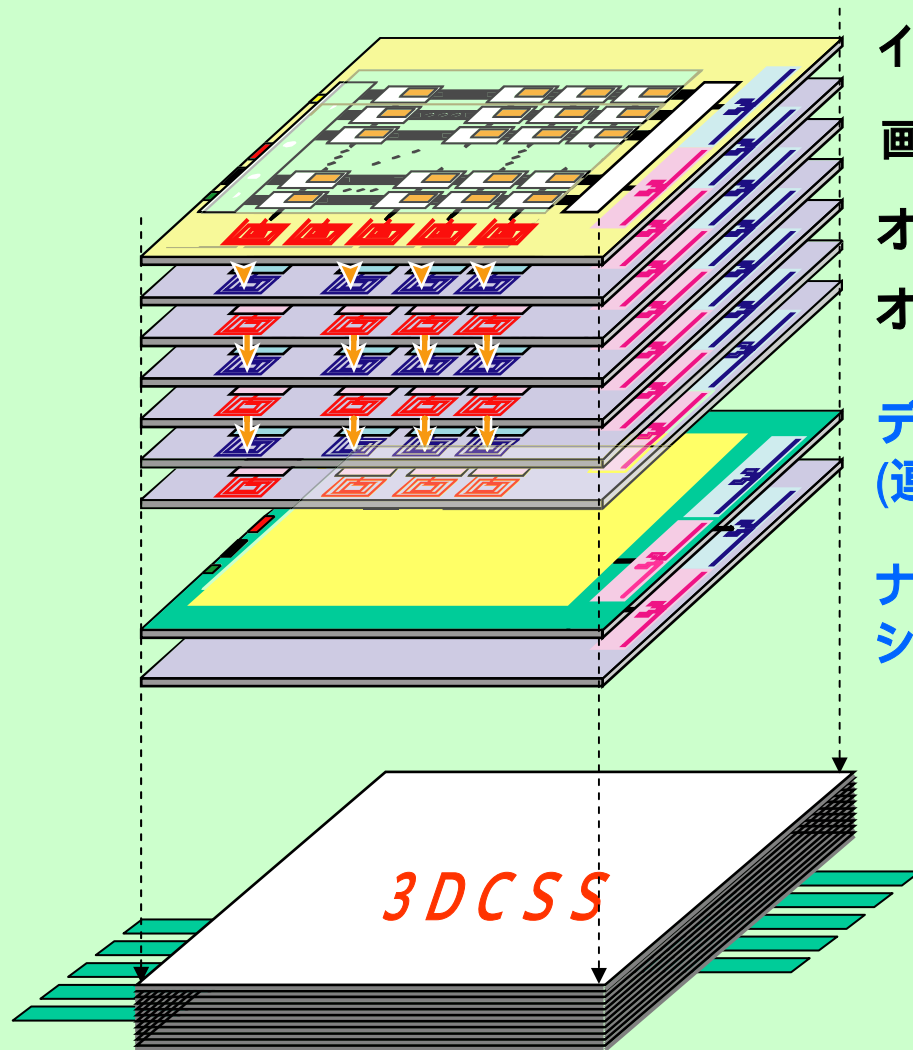


インダクター結合チップ



ビジョンチップ

3次元集積技術による認識システム



3Dカスタムスタックシステム

自然画像からの顔の検出・認識を実現

H. Ando
N. Fuchigami
M. Shiozaki
Y. Hiya
S. Kameda
M. Ono
D. Arizono

H. Ando
Y. Hiya
M. Ono

2005年度卒研テーマ（1）

（1）三次元集積オブジェクト認識システムのチップ構成法

目的：三次元集積に適したオブジェクト認識のための
チップ構成法の研究

手法：シミュレーションによる認識アルゴリズムの理解，
機能記述による認識ブロックの論理設計・評価．

（2）無線インタコネクションを用いた三次元集積構造の 試作・評価

目的：チップ積層構造の実現、無線インタコネクットの
基本情報転送性能の評価

手法：三次元集積構造のマルチチップビジョンを試作，
無線インタコネクットの性能，画像処理性能の測定．

2005年度卒研テーマ（2）

（3）無線センサーシステムの設計・評価

目的：微小電圧増幅、A/D変換、無線受信回路を搭載した無線センサーLSIの評価，そのシステム化．

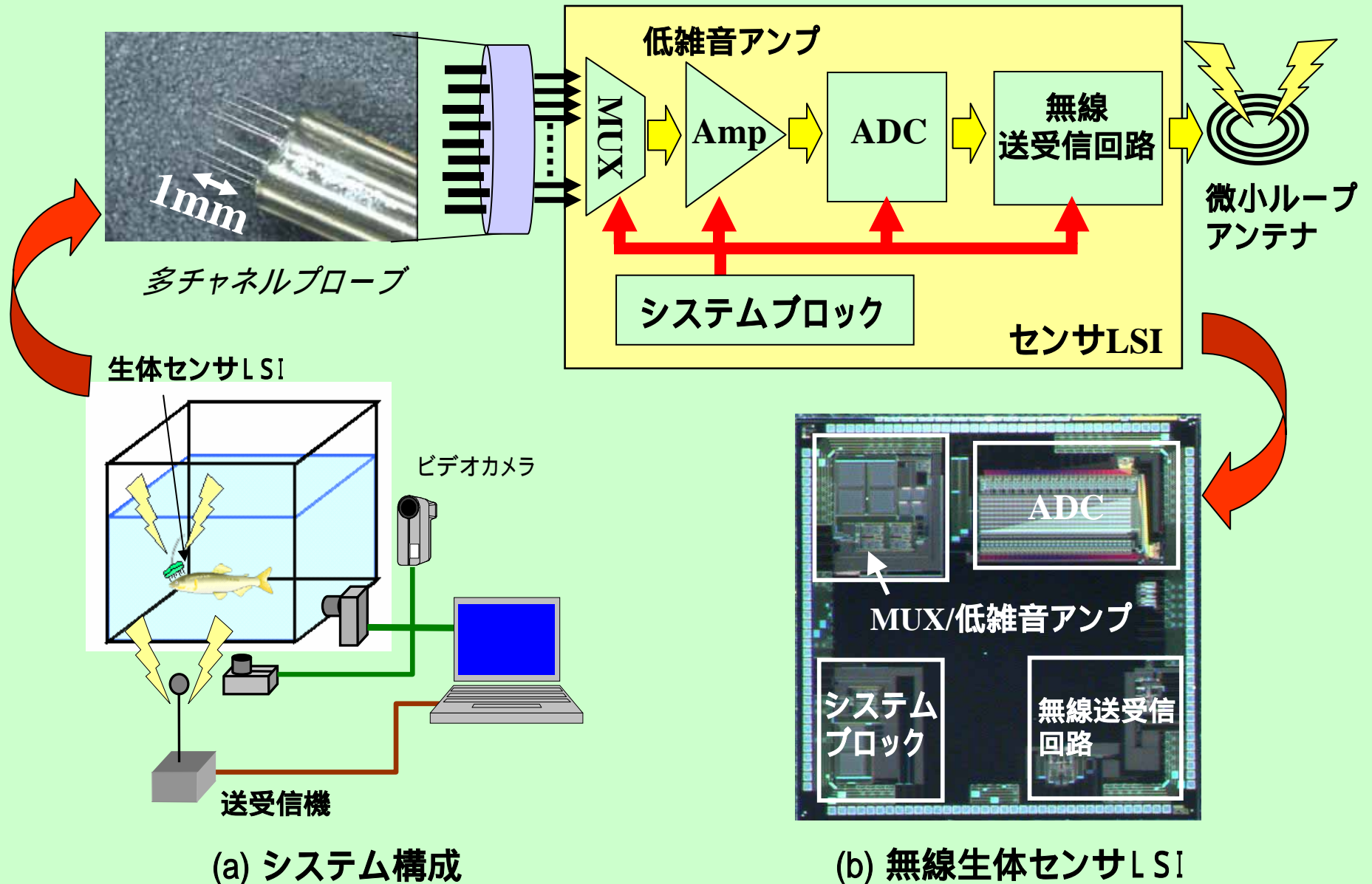
手法：試作したLSIの測定・評価を行う．LSIを搭載したシステムを試作，魚などの神経信号を測定．

（4）低電力プログラマブルA/D変換回路の設計

目的：自動車における計測制御用のアナログインタフェース回路の構成法の研究・開発．

手法：ダイナミックに特性を可変できるA/D変換回路．チャンネル数と信号帯域のプログラム化．

無線生体情報センサシステムとLSI構成



2005年度卒研テーマ（3）

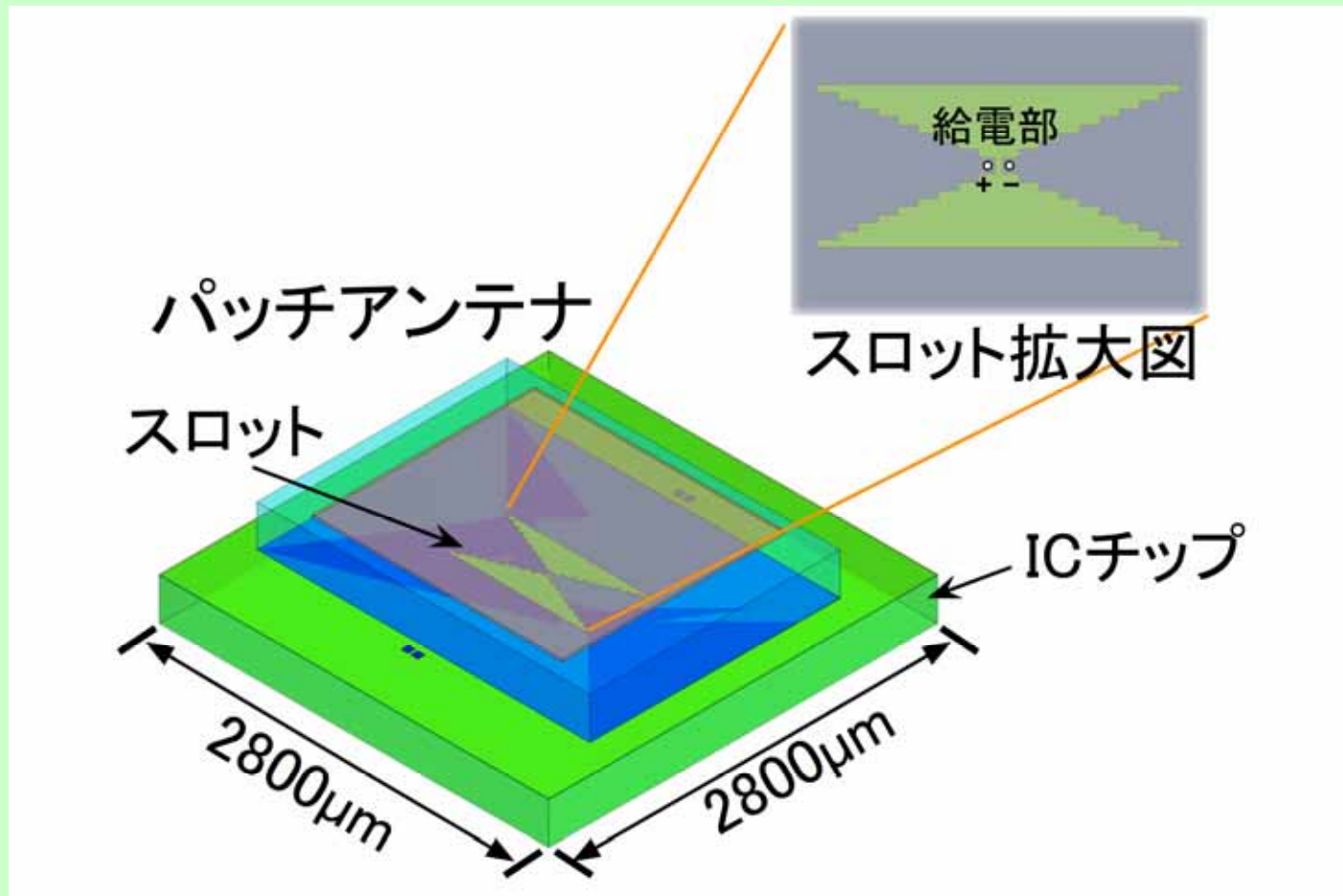
（5）インダクタ・カップリングによる非接触電力供給方法の検討

目的：プリント基板（インタポーザ）からICチップに非接触に効率よく電力を供給する方法に関する研究
手法：電力供給のための非接触構造の電磁界解析と等価回路モデル化、AC-DC変換器等の回路設計。

（6）ミリ波帯RF回路の試作・評価

目的：システムLSIに搭載可能であるアンテナを一体化した低消費電力60GHz帯ミリ波RF回路の開発
手法：一体化アンテナの電磁界解析と等価回路モデル化、回路方式の検討，回路設計，LSI試作と性能評価。

ミリ波帯(60GHz)アンテナ一体RF回路



2005年度卒研テーマ（４）

（ 7 ） MOS容量増幅器による超低消費電力、低雑音増幅器 の設計・評価

目的：ゲート電圧で可変するMOS容量を利用したDC電流
フリーな超低消費電力、低雑音増幅器に関する研究

手法：回路方式の検討，回路設計，LSI試作と性能評価．

（ 8 ） MOS容量増幅器による超低消費電力パイプライン AD変換器の基礎検討

目的：ゲート電圧で可変するMOS容量を利用したDC電流
フリーな超低消費電力パイプラインAD変換器の開発

手法：オンチップ・キャリブレーション手法を含む
回路方式の検討，回路設計、性能評価・解析

(株) エイアールテック

A-R-Tec Analog and RF Technologies

URL: <http://www.a-r-tec.jp>, Tel: 0824-22-1557

- ・広島大学の研究成果による大学発ベンチャー
(広島大学岩田教授が代表取締役を兼業)

・主な業務と成果

アナログ/RF混載LSIの設計・開発

AD変換器, フィルタ, イメージセンサ, 画像認識チップ

基板雑音解析・評価技術の研究・開発

テストチップ設計, 測定評価, シミュレーションモデル作成

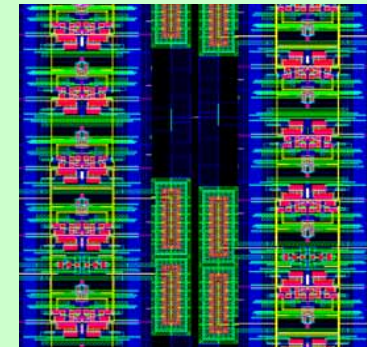
アナログ設計技術者育成

個別指導OJT(広大, 東工大, 九州工大), 実績 5名

- ・2001年4月設立, 本社: 東広島市
社員: 広島大学修士課程修了者2名,
非常勤社員: 大学院学生20名,
売上額は2001年度約5000万円, 2002年度約1億円
- ・広島県産業科学技術研究所及び同業ベンチャー
企業と共同あるいは委託開発.
- ・大手半導体メーカーから基板雑音解析業務委託.
- ・国立天文台, 高エネルギー物理研究機構など先端科
学技術の研究に協力して, LSIの設計, 開発



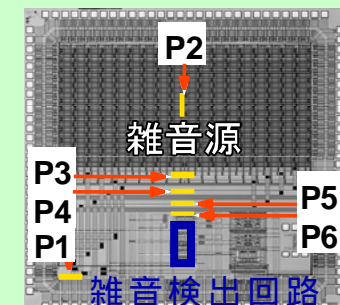
高ダイナミックイメージセンサ
と搭載したカメラ(製品化予定)



携帯電話用フィルタ
(自動特性調整回路付)



LSI基板雑音評価用ボード



LSI基板雑音評価用チップ

機能集積システム工学研究室

ホームページ <http://www.dsl.hiroshima-u.ac.jp/>

研究室見学時間 3月11日 午後1時～5時
先端研 新棟 5階ラウンジ

電気電子工学課程，情報工学課程の学生也大歓迎