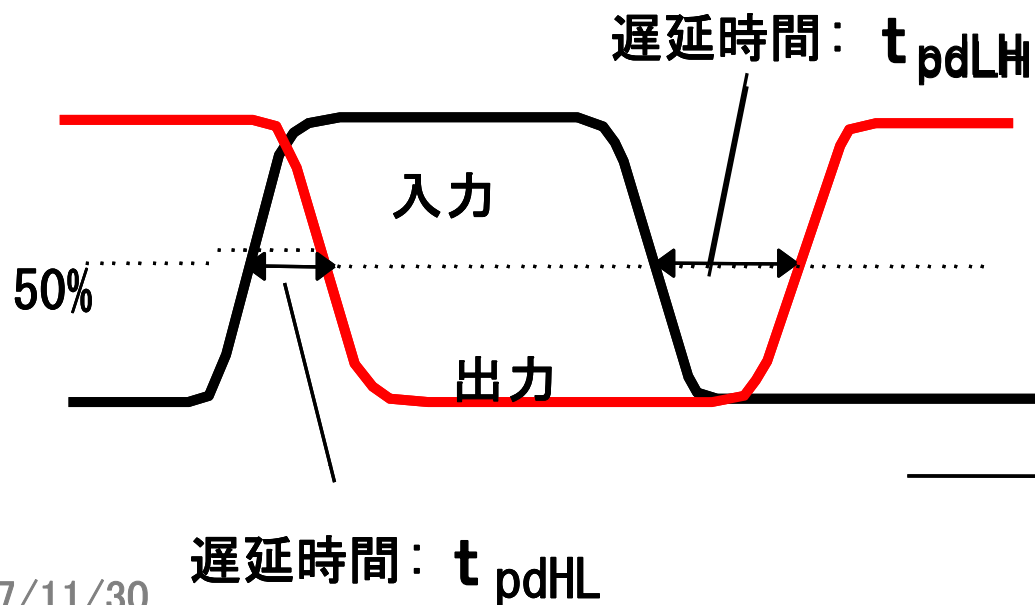
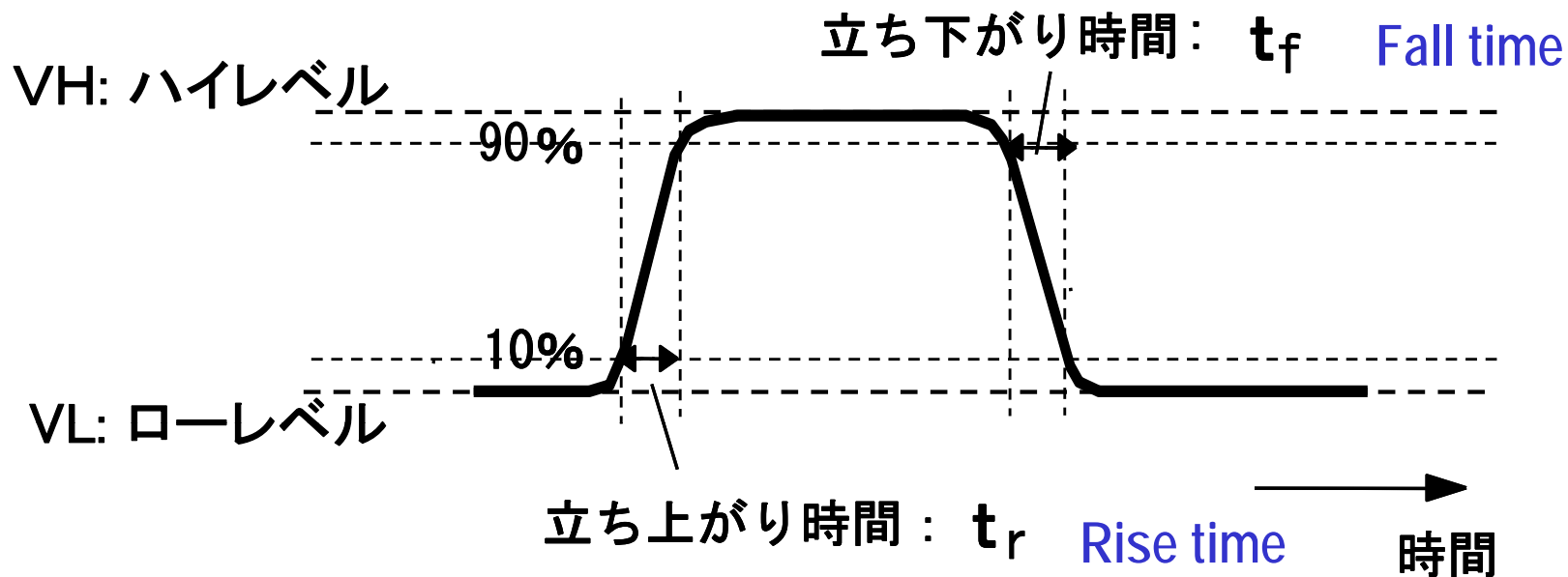


# 第5章

## CMOS論理回路の性能と設計法

遅延時間 (動作速度, クロック周波数)  
消費電力

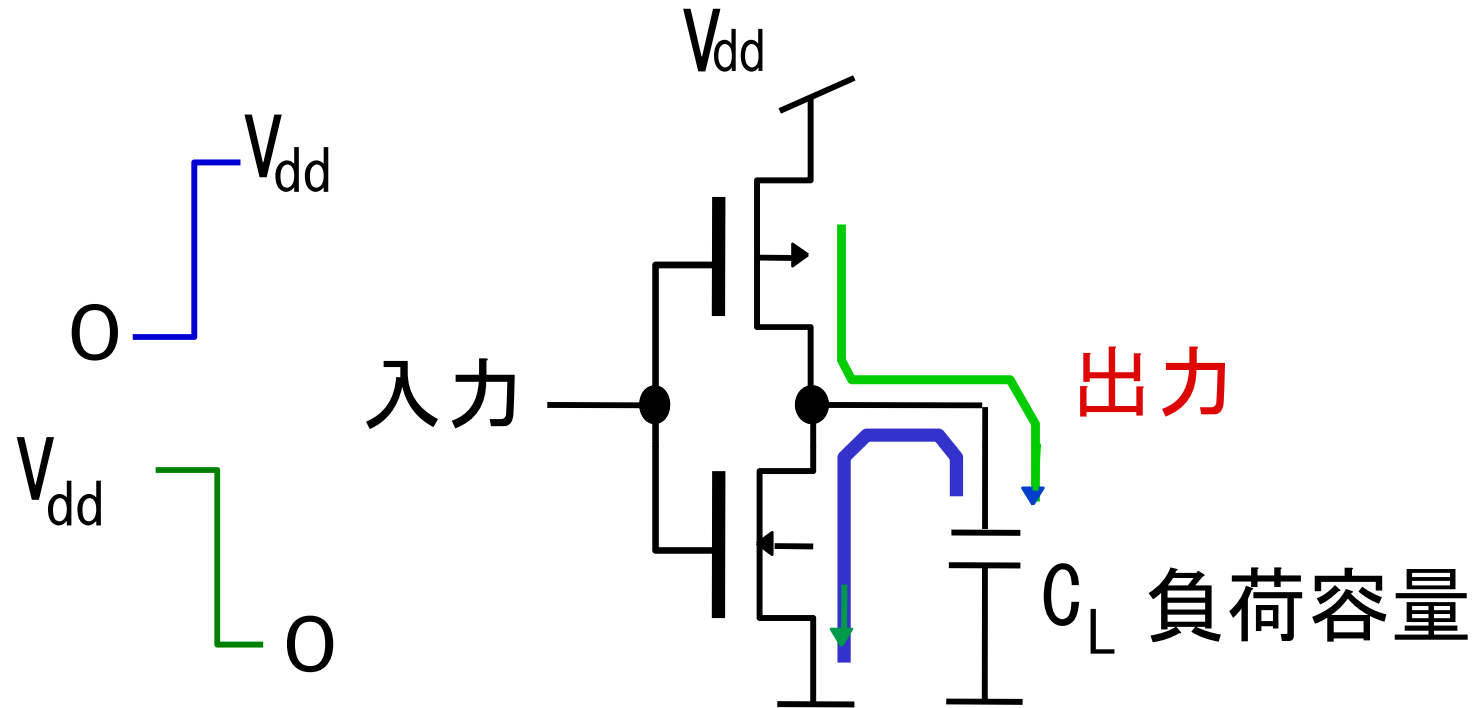
# 論理ゲートの動作速度の評価



Propagation delay time

$$t_{pd} = \frac{t_{pdLH} + t_{pdHL}}{2}$$

# CMOSゲートの動作速度

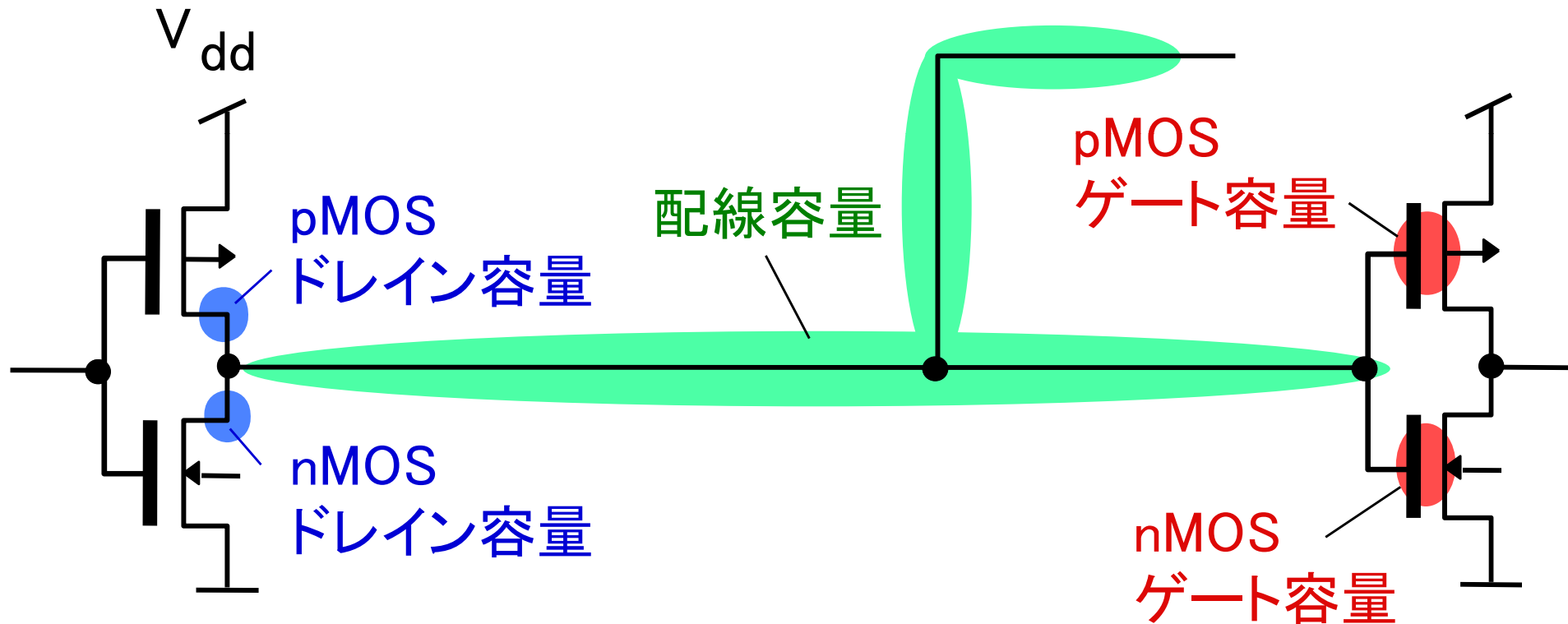


入力が"0"から1: nMOSがON:  $C_L$ の電荷を放電して,出力は"0"になる.

入力が"1"から"0": pMOSがON: 負荷容量を充電して,出力は"1"になる

# CMOSインバータの動作速度と消費電力

寄生容量が大きいと充電放電に時間がかかるため動作速度が遅くなる。

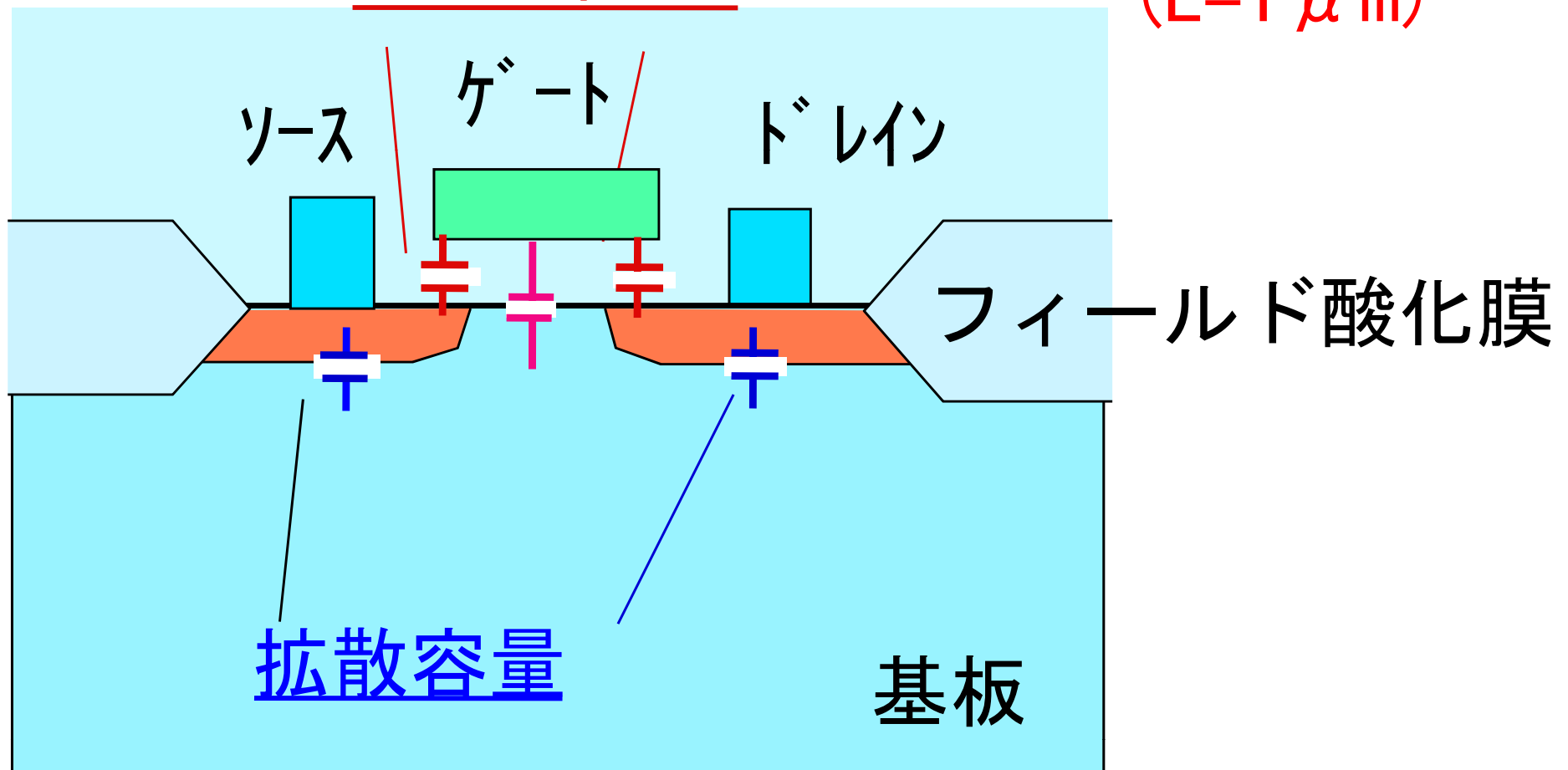


寄生容量の要因は3種類

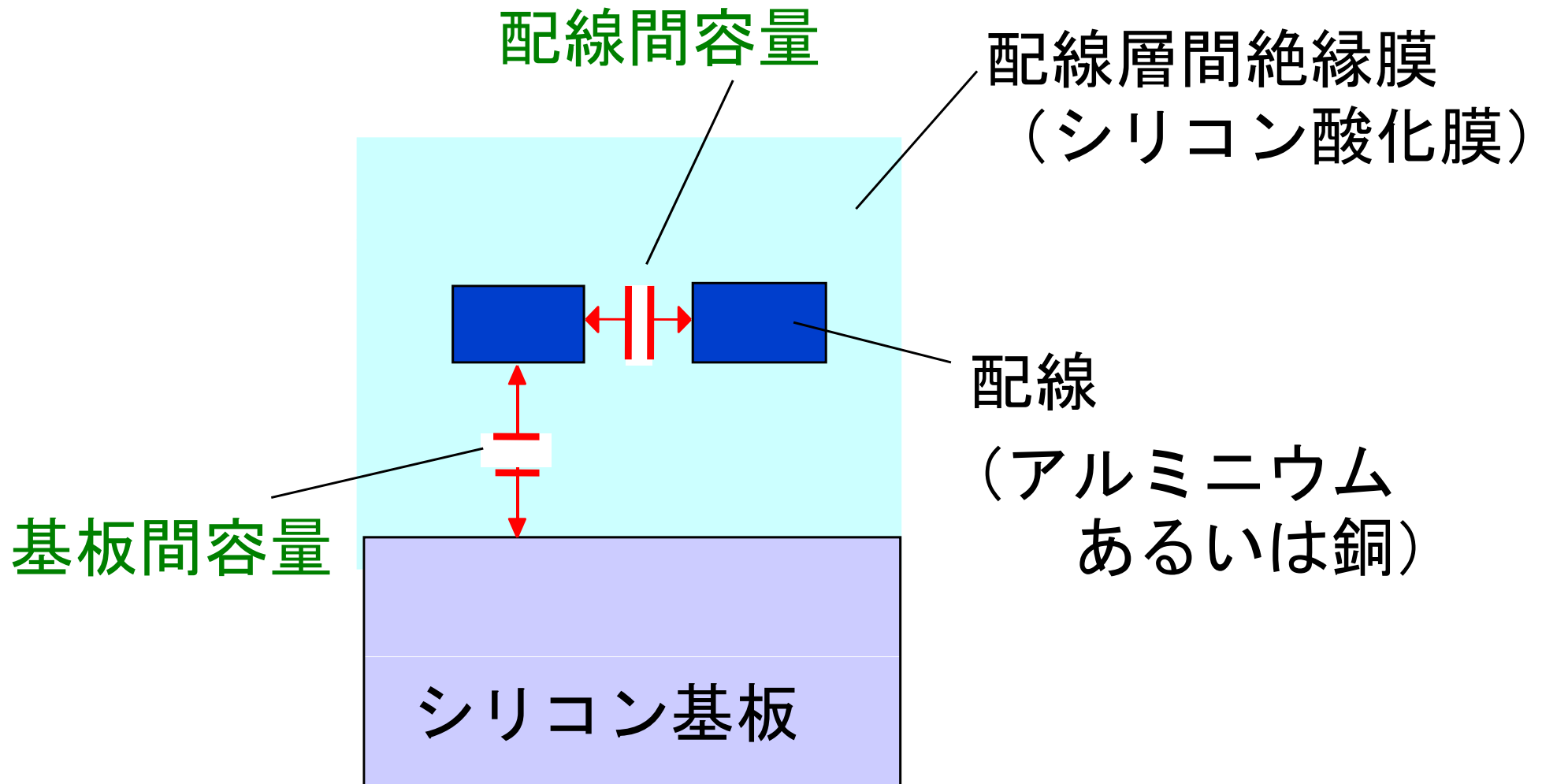
# MOSTランジスタの容量

0.01pF/ $\mu\text{m}$   
( $L=1\mu\text{m}$ )

ゲート容量



# 配線の容量



## 過渡現象論の方程式

## 充電

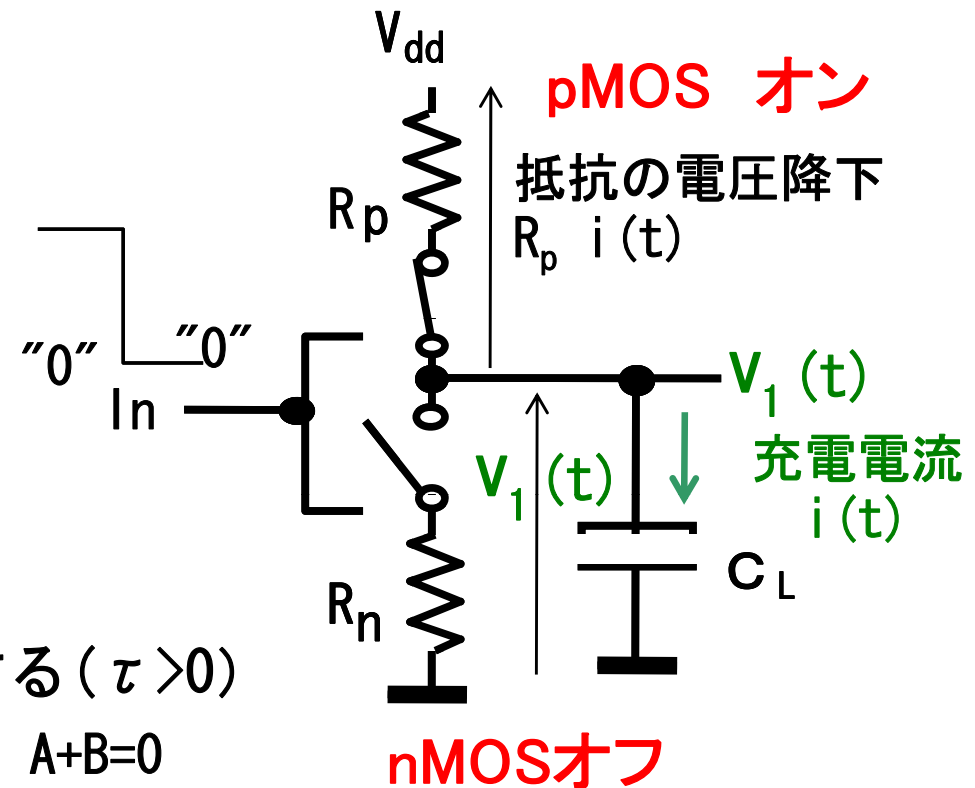
容量(キャパシタ)の特性  $Q=CV$ 微分すると  $dQ/dt=C dv/dt$ 充電電流  $i(t) = C_L dv_1(t)/dt$ 

キルヒホッフの電圧則により

$$R_p C_L dv_1(t)/dt + v_1(t) = V_{dd}$$

初期条件:  $C_L$ の電荷=0  $v_1(t=0)=0$  $v_1(t)$ の解を  $A \exp(-t/\tau) + B$  とする ( $\tau > 0$ )初期条件から  $v_1(t=0)=0$  したがって  $A+B=0$ 解を代入  $-R_p C_L (A/\tau) \exp(-t/\tau) + A \exp(-t/\tau) + B = V_{dd}$  $v_1(t=\infty)$ で成り立つには  $B=V_{dd}$   $A=-V_{dd}$  $v_1(t=0)$ で成り立つには  $-R_p C_L A/\tau + A + B = V_{dd} = -A$  $R_p C_L A/\tau = A$   $\tau = R_p C_L$  : 時定数

$$v_1(t) = V_{dd} (1 - e^{-t/C_L R_p})$$



## 過渡現象論の方程式

## 放電

$$C_L R_n \frac{dv_2(t)}{dt} + v_2(t) = 0$$

初期条件： $C_L$ は $V_{dd}$ に充電されている

$$V_2(t=0) = V_{dd}$$

$V_2(t)$ の解を  $A \exp(-t/\tau) + B$  とする ( $\tau > 0$ )

初期条件から $V_1(t=0) = V_{dd}$  したがって  $A+B = V_{dd}$

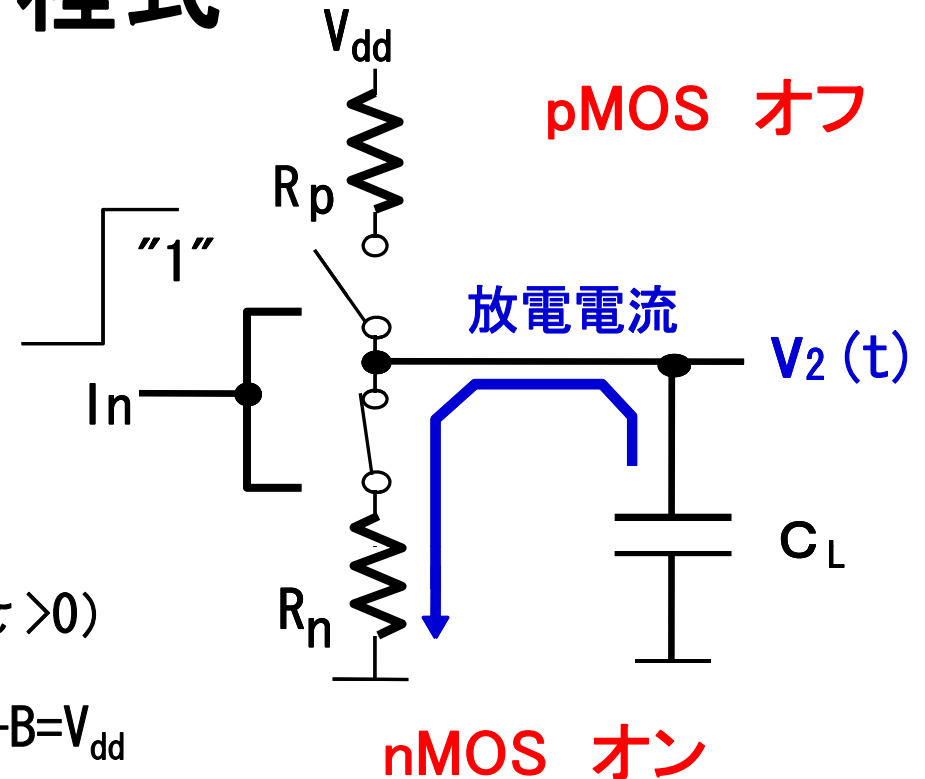
解を代入  $-R_n C_L (A/\tau) \exp(-t/\tau) + A \exp(-t/\tau) + B = 0$

$V_1(t=\infty)$ で成り立つには  $B=0, A=V_{dd}$

$V_1(t=0)$ で成り立つには  $-R_n C_L A/\tau + A = 0$

従って  $\tau = R_n C_L$  : 時定数

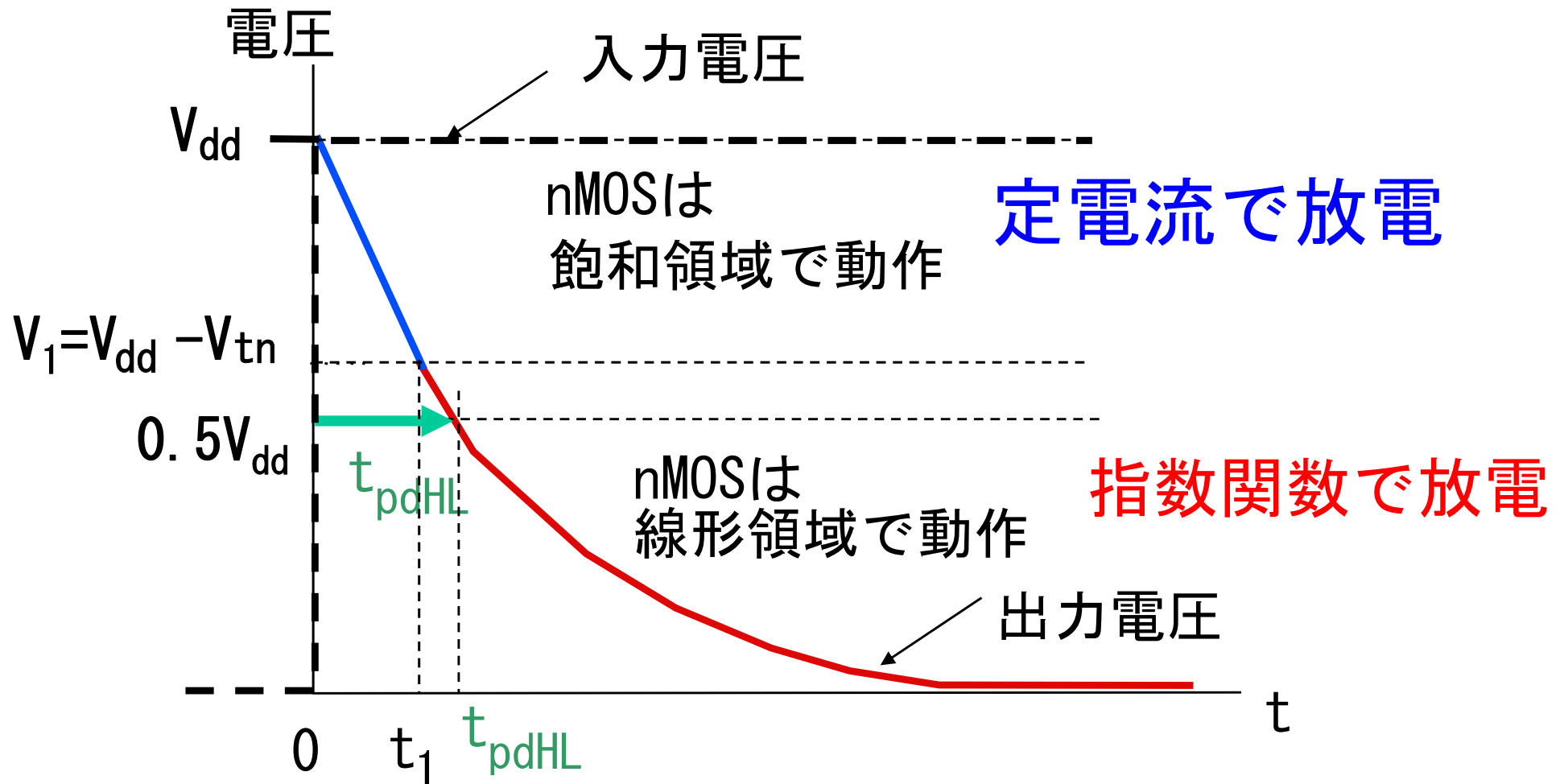
$$v_2(t) = V_{dd} e^{-t / C_L R_n}$$





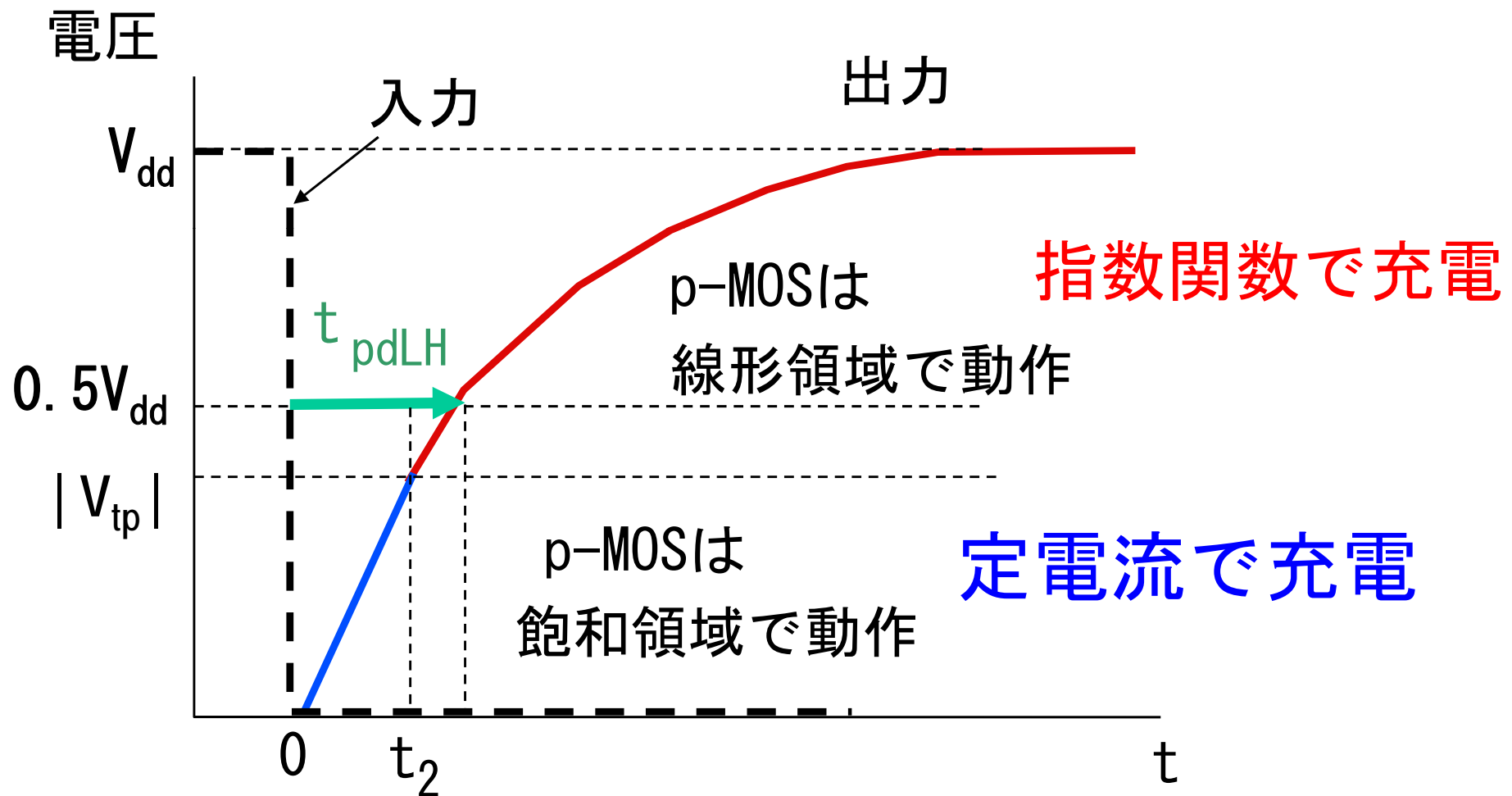
# CMOS論理の出力電圧波形

出力がハイからローに遷移する場合

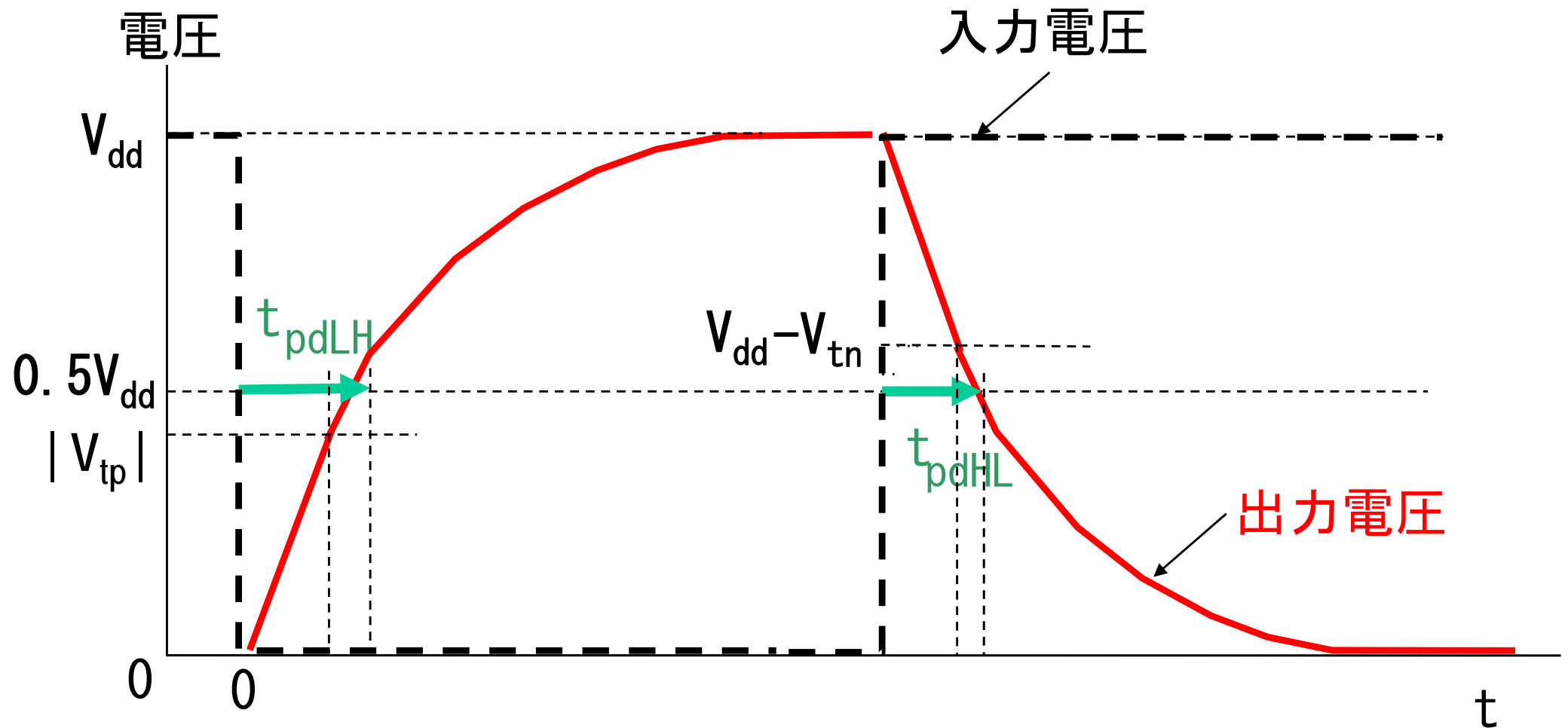


# CMOS論理の出力電圧波形

出力がローからハイの遷移する時

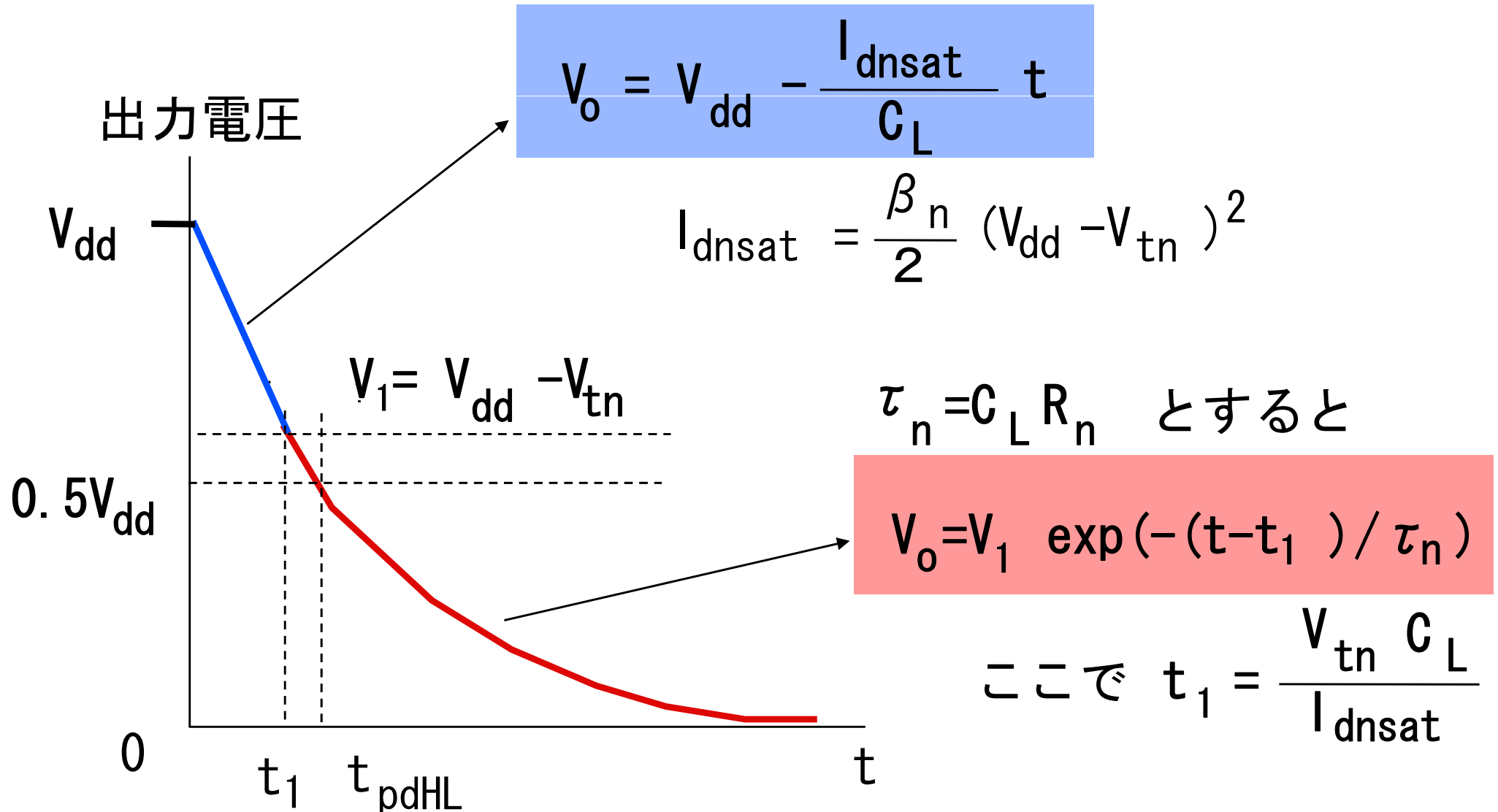


## CMOS論理の出力電圧波形



## CMOS論理の出力電圧波形

出力がハイからローに遷移する場合



# CMOS論理の出力電圧波形

出力がローからハイに遷移する場合

$$\tau_p = C_L R_p \quad \text{とすると}$$

$$V_o = (V_{dd} - |V_{tp}|) \{1 - \exp(-(t-t_2)/\tau_p)\}$$

指数関数で充電

pMOSは  
線形領域で動作

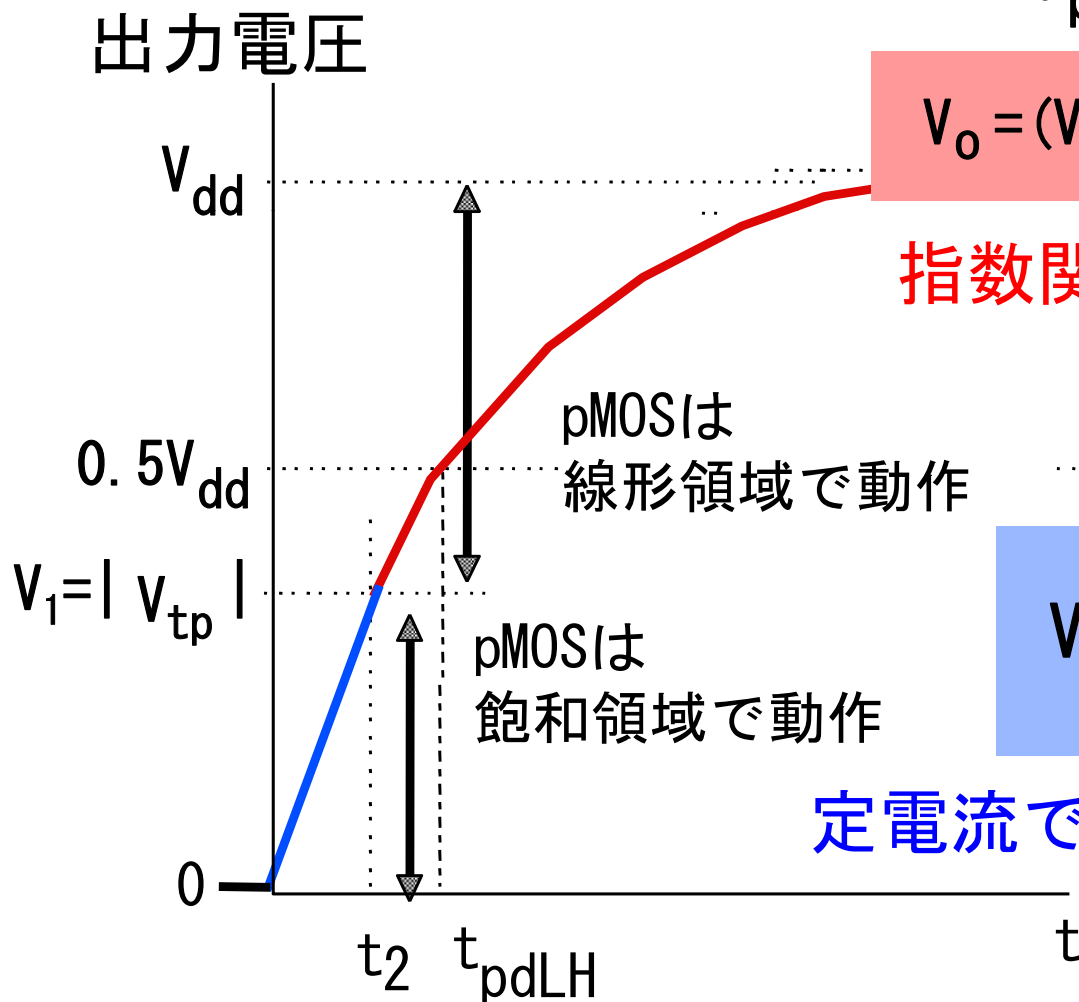
pMOSは  
飽和領域で動作

$$V_o = \frac{I_{dpsat}}{C_L} t$$

$$|V_{tp}| = \frac{I_{dpsat} t_2}{C_L}$$

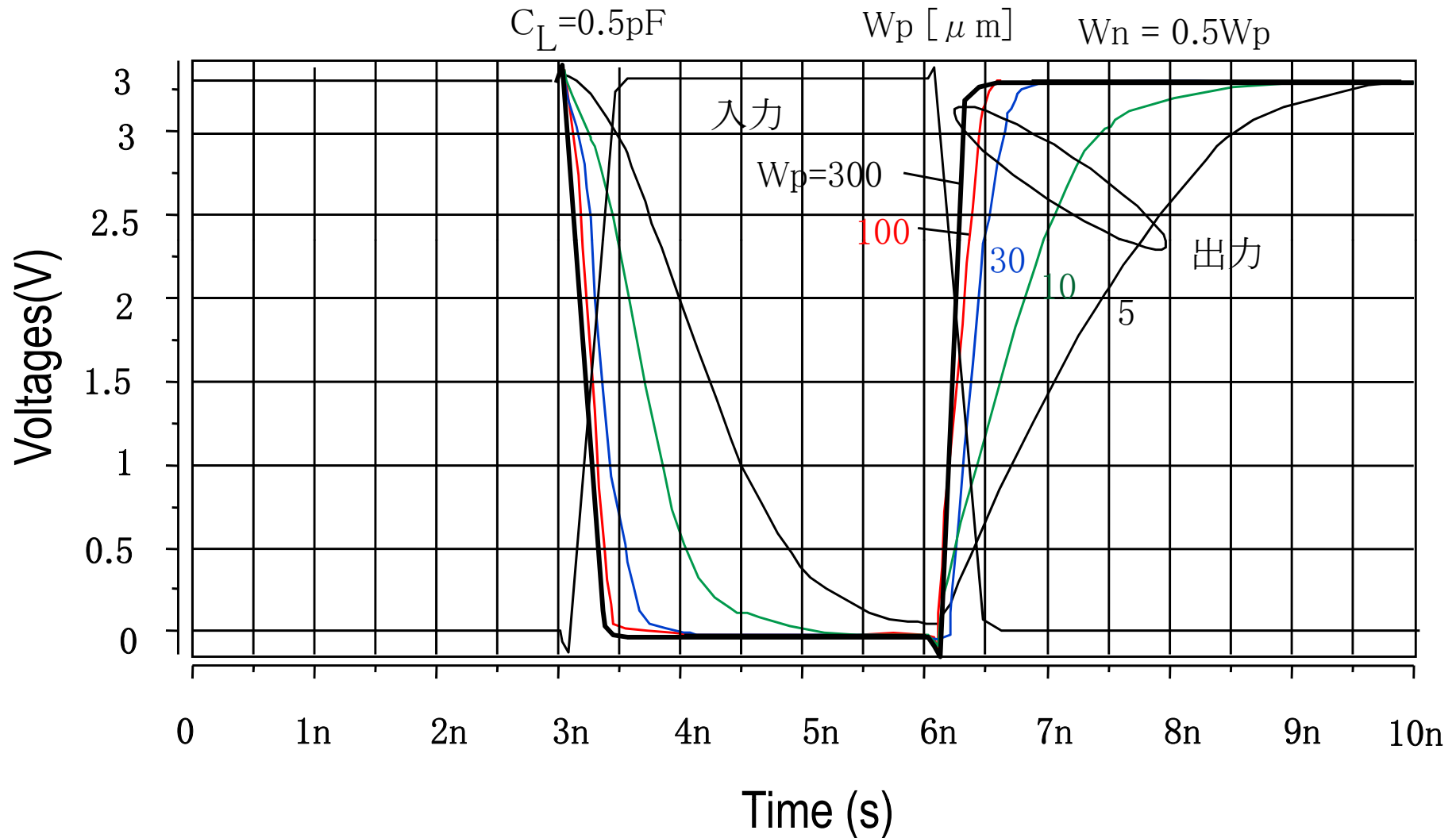
$$t_2 = \frac{|V_{tp}| C_L}{I_{dpsat}}$$

定電流で充電



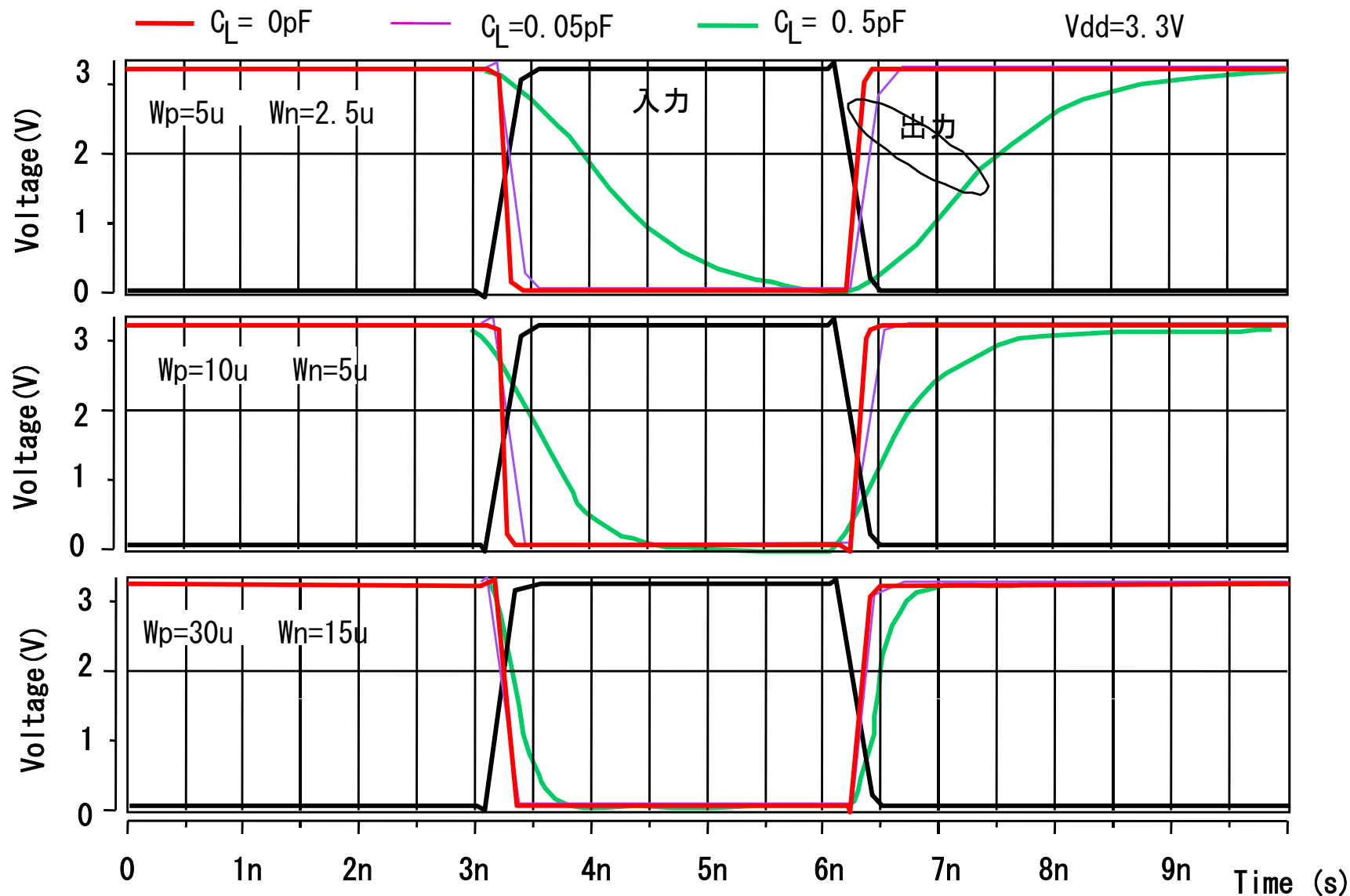
# インバータの入出力波形

## チャネル幅 (W) と負荷容量 (Cp) 依存性

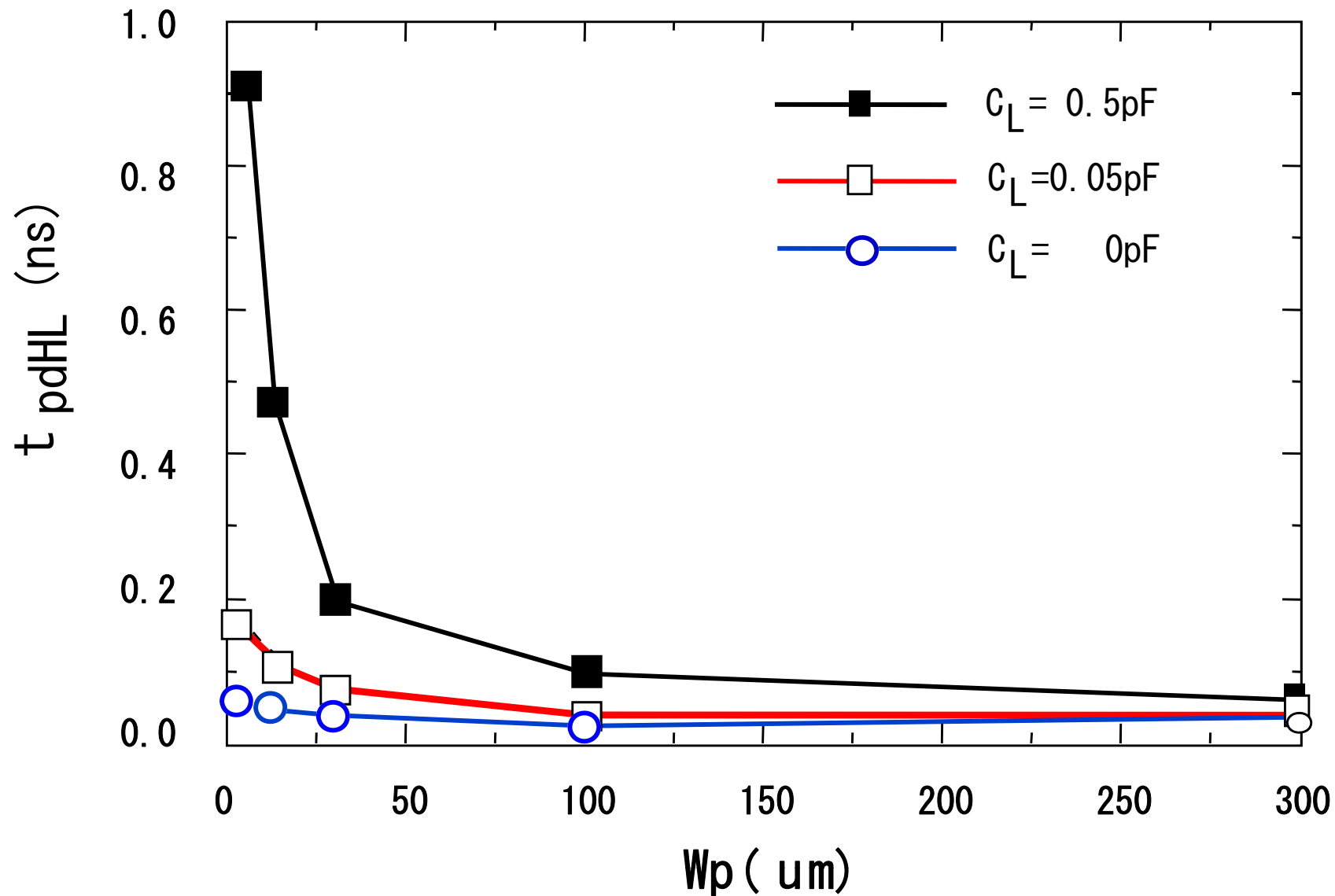


# インバータの入出力波形

## チャネル幅 (W) と負荷容量 (Cp) 依存性

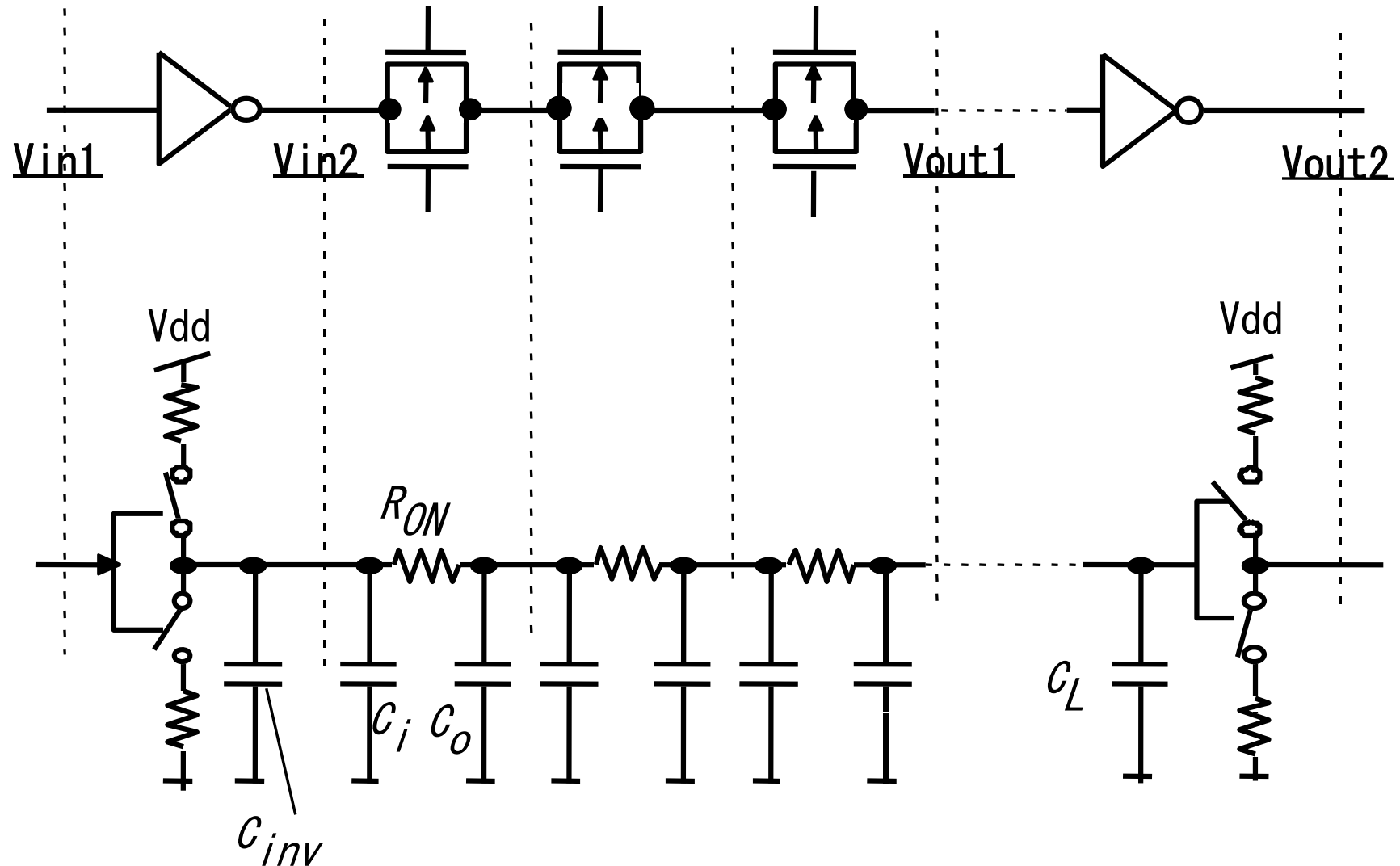


## インバータの遅延時間

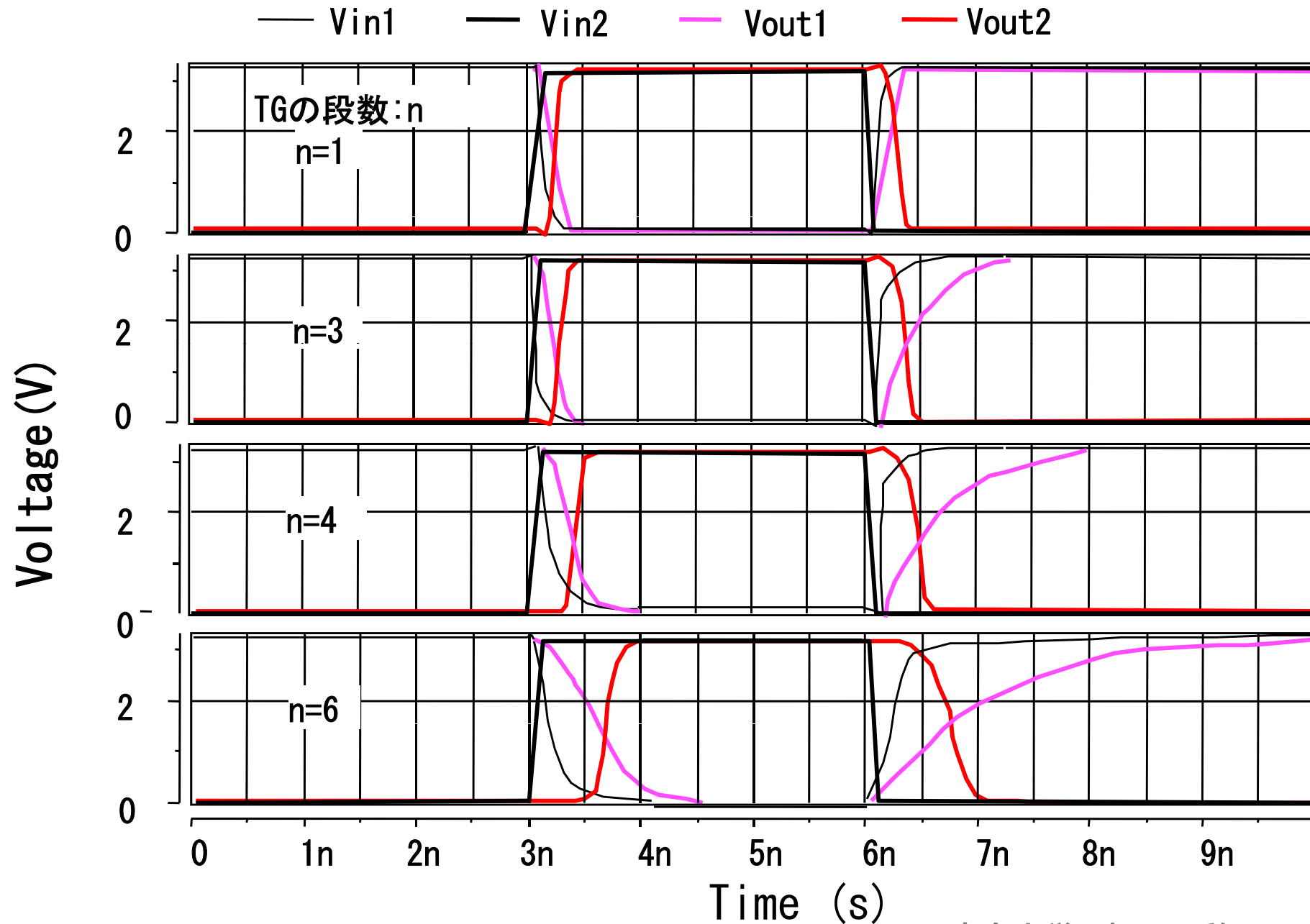




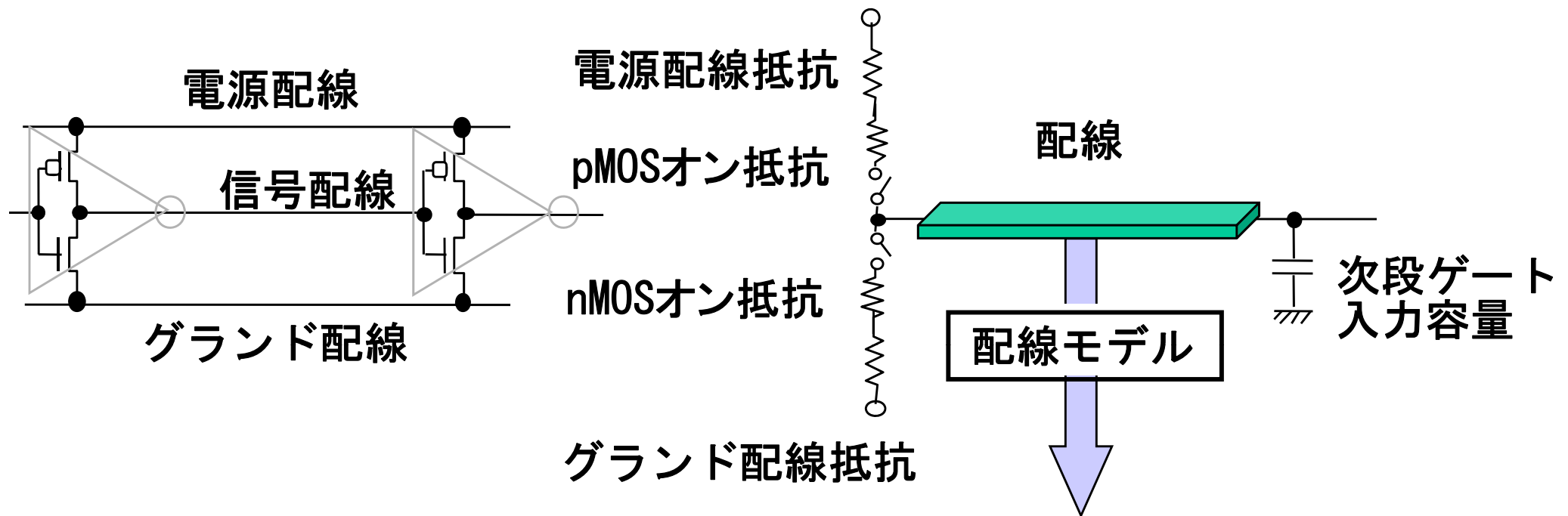
# TGの多段接続と等価回路



## TGの遅延時間

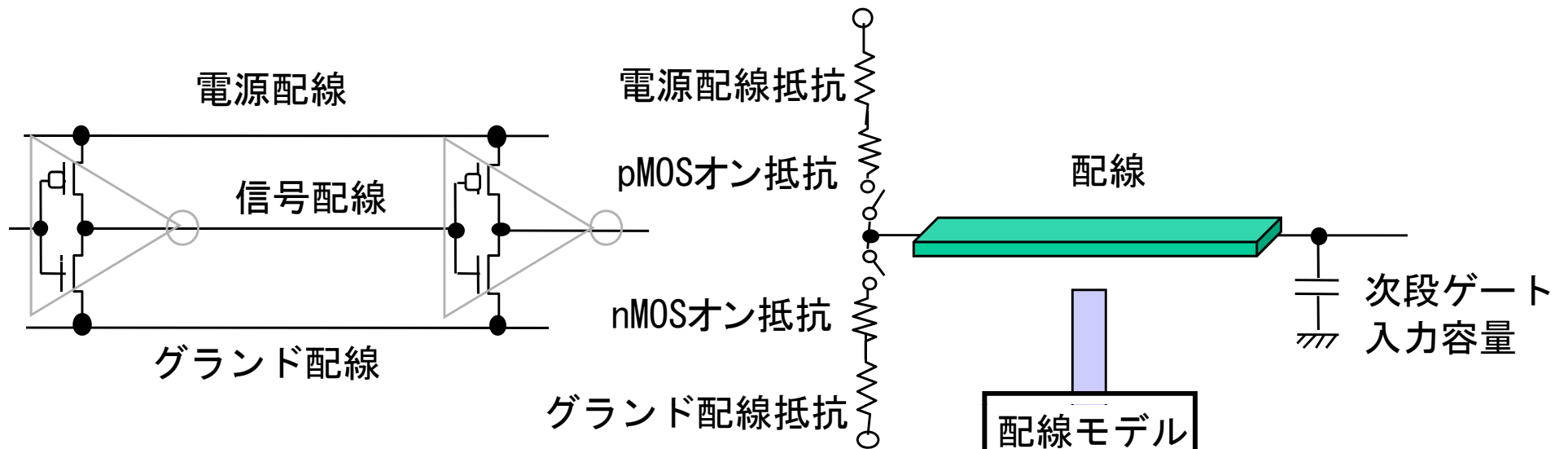


# 配線モデルと遅延時間の評価



分布RC線路	集中C	集中RC	RCラダー
	配線抵抗を無視		分布RCを分割し、1区間を集中RCで近似

# 配線モデルと遅延時間の評価



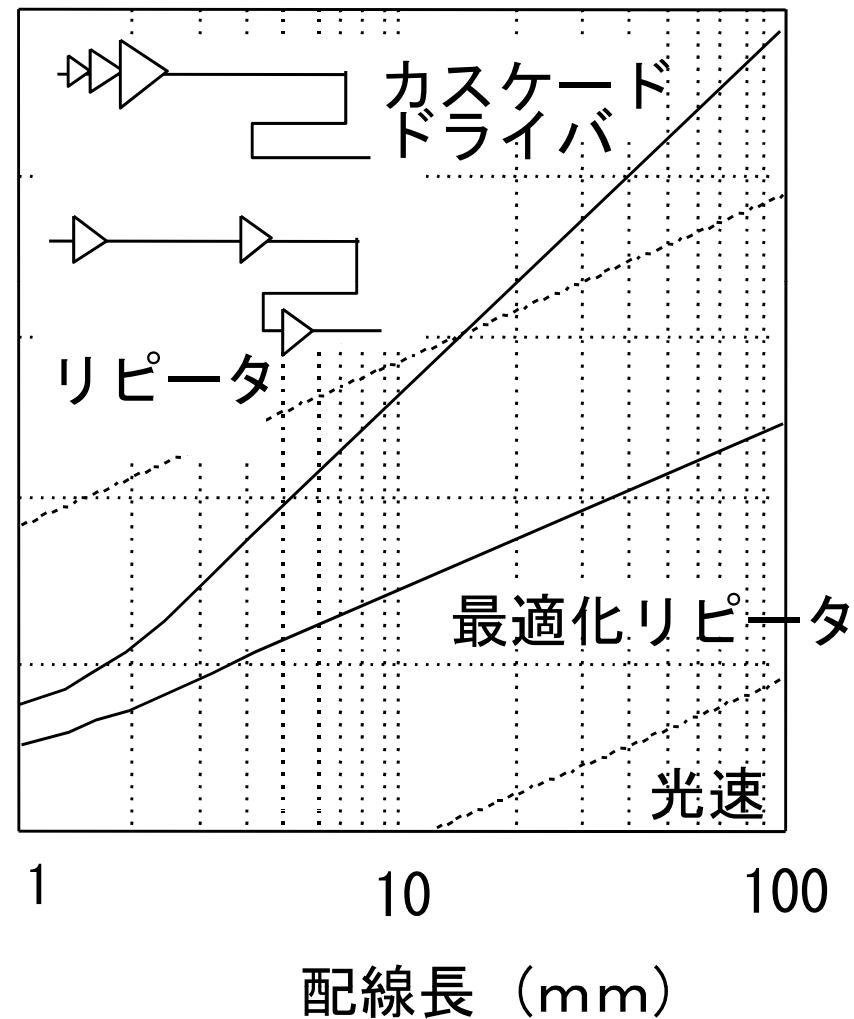
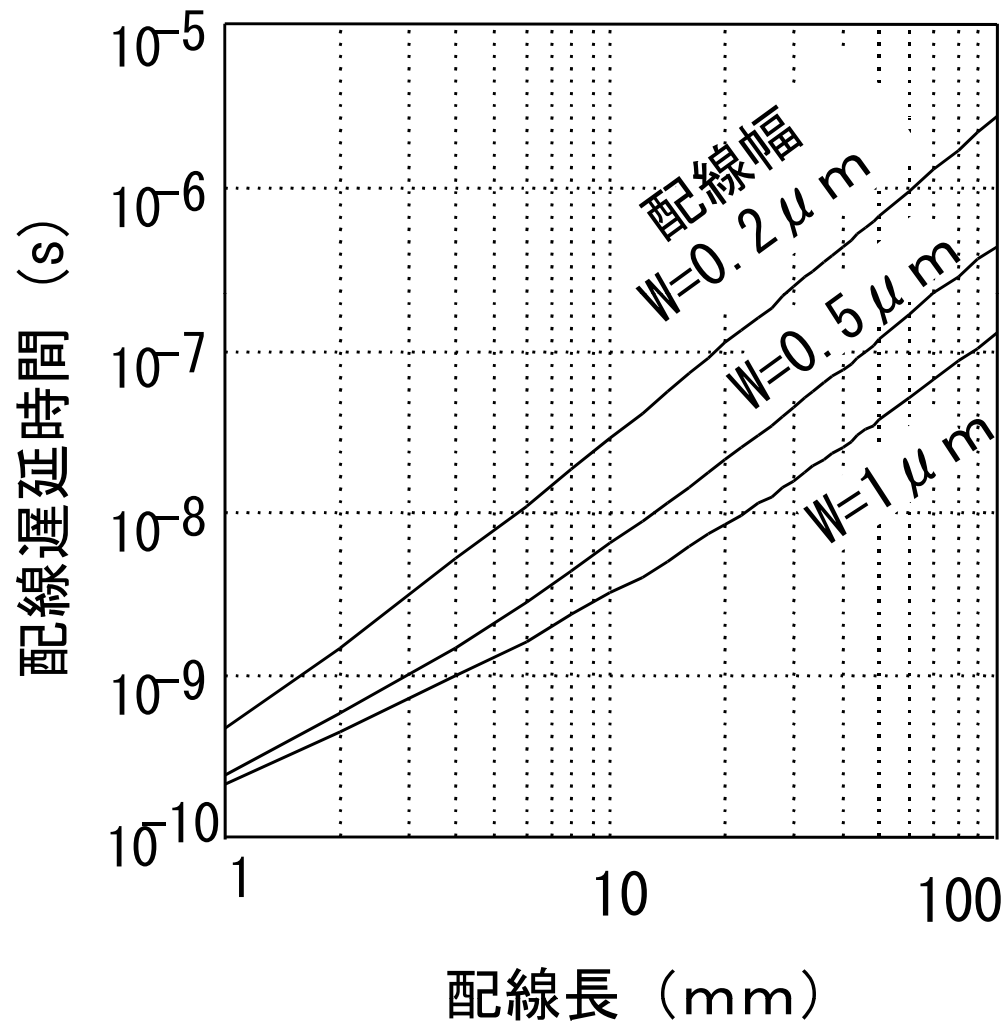
周波数がGHz以上になると  
線路のインダクタンス成分の考慮が必要

無損失伝送線路	損失伝送線路	集中LC線路近似	RLCラダー近似
		<p>線路を分割し, 1区間を集中LCで近似</p>	<p>線路を分割し, 1区間を集中RLCで近似</p>

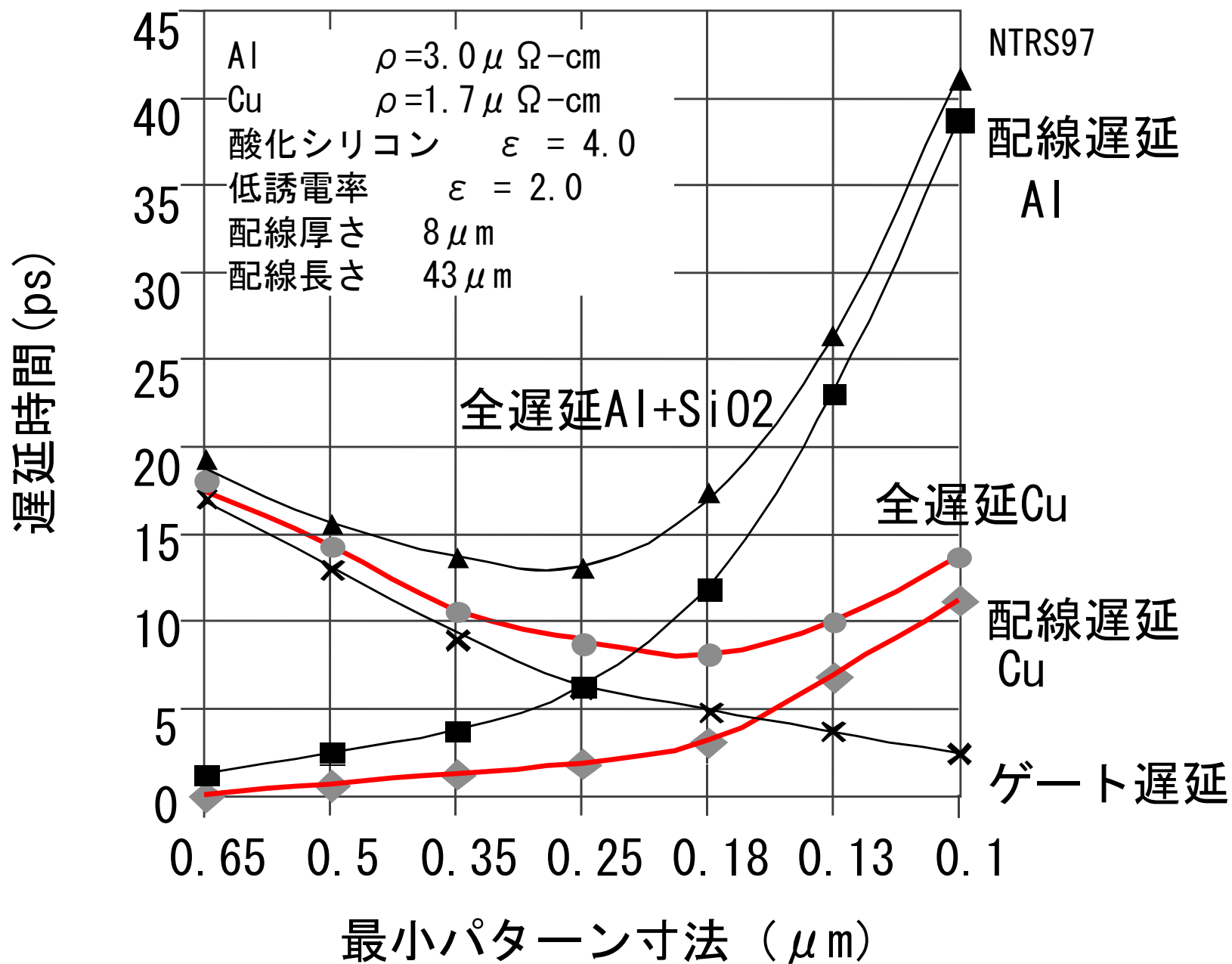
# 配線遅延時間

配線材料: アルミニウム  
 駆動抵抗: 1K $\Omega$

配線材料: アルミニウム  
 配線幅  $w = 0.25 \mu\text{m}$



# 配線遅延時間



宿題2007. 11. 20

教科書

第5章

演習問題 2 CMOS論理回路の遅延時間  
式(5. 6)および式(5. 7)を求めよ

# CMOS 論理LSIの消費電力



## ラプラス変換による電流, 電圧波形(2)

微分方程式

放電時

$$\frac{1}{C_L} \int^t -i(t) dt + R_n i(t) = 0$$

ラプラス変換

$$\left( \frac{I(s)}{s C_L} + C_L V_{dd} \right) + R_p I(s) = 0$$

ラプラス変換の代数方程式を解く

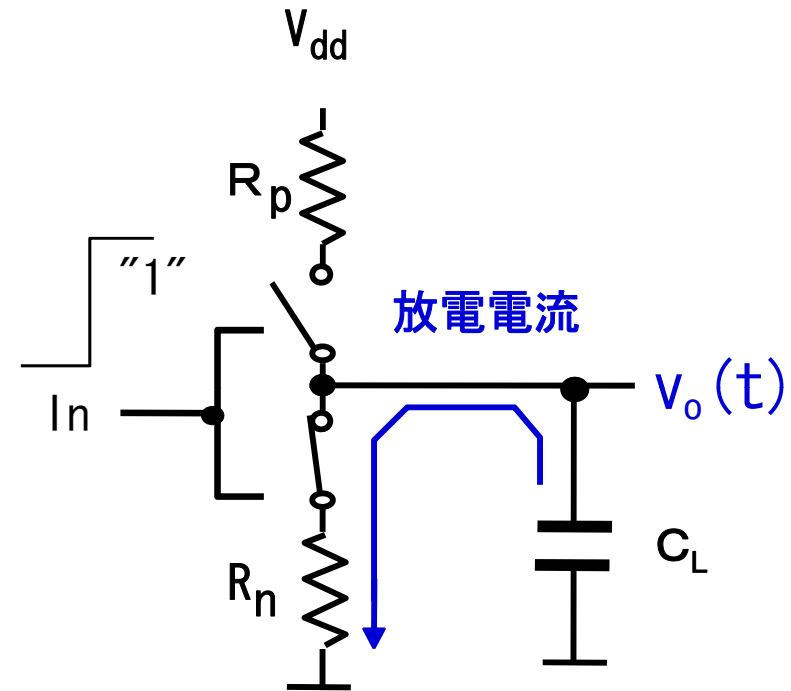
$$I(s) = \frac{-V_{dd}}{s R_p + \frac{1}{C_L}}$$

逆ラプラス変換

初期条件 :  $V_o(t=0) = V_{dd}$ 

$$i(t) = \frac{V_{dd}}{R_n} \exp(-t / C_L R_n)$$

$$V_o(t) = V_{dd} \exp(-t / C_L R_n)$$



## ラプラス変換による電流, 電圧波形(1)

## 微分方程式

充電時

$$\text{初期条件: } q(0) = \int_0^0 i(t) dt = 0$$

$$\frac{1}{C_L} \int_0^t I(t) dt + R_p i(t) = V_{dd} u(t)$$

## ラプラス変換

$$\left( \frac{1}{s C_L} + R_p \right) I(s) = V_{dd} \frac{1}{s}$$

ラプラス変換の代数方程式を解く

$$I(s) = \frac{V_{dd}}{s R_p + \frac{1}{C_L}}$$

$$V_o(s) = \frac{I(s)}{s C_L} = \frac{V_{dd}}{s (s R_p C_L + 1)}$$

## 逆ラプラス変換

電流初期値  $i(0) = V_{dd}/R_p$ 

$$i(t) = \frac{V_{dd}}{R_p} \exp(-t / C_L R_p)$$

$$v_o(t) = \frac{V_{dd}}{R_p} \{ 1 - \exp(-t / C_L R_p) \}$$

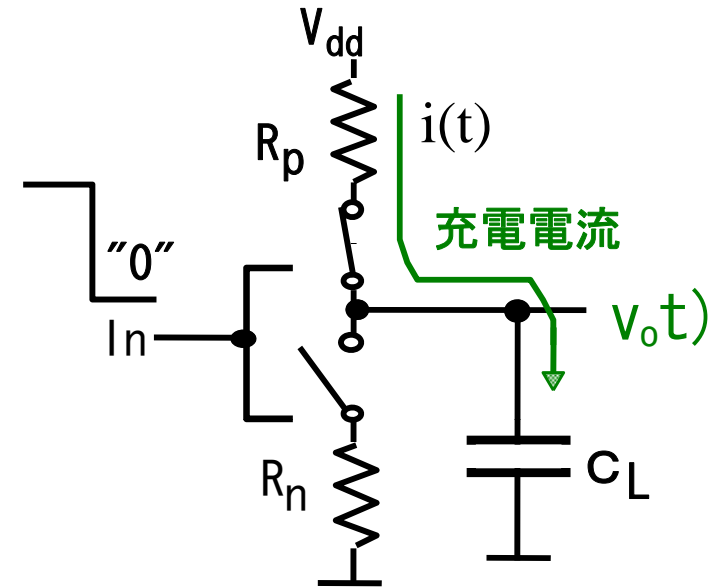


表 関数の演算式に関するラプラス変換

$x(t)$	$x(t)$ のラプラス変換 $X(s)$
$x_1(t) \pm x_2(t)$	$X_1(s) \pm X_2(s)$ (加法定理)
$x(t)e^{at}$	$X(s-a)$ ( $a$ は複素数)
$\frac{dx(t)}{dt}$	$sX(s)-x(0_+)$ ( $x(0_+)$ は $t=0_+$ での $x(t)$ の初期値)
$\frac{d^2x(t)}{dt^2}$	$s^2X(s)-sx(0_+) -x'(0_+)$
$\int x(t)dt$	$\frac{X(s)}{s} + \frac{x^{(-1)}(0_+)}{s}$ ( $x^{(-1)}(0_+)$ は $\int x(t)dt$ の $t=0_+$ での初期値)
$\int_0^t x(t)dt$	$\frac{X(s)}{s}$
$x(t)u(t)$	$X(s)$
$x(t-a)u(t-a)$	$X(s)e^{-as}$ ( $a>0$ の実数)

表 代表的な関数のラプラス変換(1)

$x(t)$	$x(t)$ のラプラス変換 $X(s)$	$x(t)$	$x(t)$ のラプラス変換 $X(s)$
$u(t)$	$\frac{1}{s}$	$e^{-at}\sin\omega t$	$\frac{\omega}{(s+a)^2 + \omega^2}$
$u(t-a)$	$\frac{1}{s}e^{-as}$	$e^{-at}\cos\omega t$	$\frac{s+a}{(s+a)^2 + \omega^2}$
$\delta(t)$	1	$\frac{1}{b-a}(e^{-at} - e^{-bt})$	$\frac{1}{(s+a)(s+b)}$
$\delta(t-a)$	$e^{-as}$	$\frac{e^{-at}}{(b-a)(c-a)} + \frac{e^{-bt}}{(a-b)(c-b)}$ $+ \frac{e^{-ct}}{(a-c)(b-c)}$	$\frac{1}{(s+a)(s+b)(s+c)}$
$A$	$\frac{A}{s}$	$\frac{1}{a^2 + b^2}(e^{-at} + \frac{a}{b}\sin bt - \cos bt)$	$\frac{1}{(s+a)(s^2 + b^2)}$
$At$	$\frac{A}{s^2}$	$\frac{1}{a-b}(ae^{-at} - be^{-bt})$	$\frac{s}{(s+a)(s+b)}$
$At^n$	$\frac{n!}{s^{n+1}}$	$e^{-at}(1-at)$	$\frac{s}{(s+a)^2}$

# 集積回路基礎 第5章 表 代表的な関数のラプラス変換(2)

$x(t)$	$x(t)$ のラプラス変換 $X(s)$	$x(t)$	$x(t)$ のラプラス変換 $X(s)$
$e^{-at}$	$\frac{1}{s+a}$	$\frac{-ae^{-at}}{(b-a)(c-a)} + \frac{-be^{-bt}}{(a-b)(c-b)} + \frac{-ce^{-ct}}{(a-c)(b-c)}$	$\frac{s}{(s+a)(s+b)(s+c)}$
$\sin \omega t$	$\frac{\omega}{s^2 + \omega^2}$	$\frac{ae^{-at}}{(a+b)^2} + \left\{ \frac{-bt}{(a-b)} + \frac{a}{(a-b)^2} \right\} e^{-bt}$	$\frac{s}{(s+a)(s+b)^2}$
$\cos \omega t$	$\frac{s}{s^2 + \omega^2}$	$\frac{1}{a^2}(1 - \cos at)$	$\frac{1}{s(s^2 + a^2)}$
$Ate^{-at}$	$\frac{A}{(s+a)^2}$	$\frac{1}{a^2}(a - 1 + e^{-at})$	$\frac{1}{s^2(s+a)}$
$\sinh at$	$\frac{a}{s^2 - a^2}$	$\frac{1}{b^2 - a^2} \left( \frac{\sin at}{a} - \frac{\sin bt}{b} \right)$	$\frac{1}{(s^2 + a^2)(s^2 + b^2)}$
$\cosh at$	$\frac{s}{s^2 - a^2}$	$\frac{t}{a^2} - \frac{\sin at}{a^2}$	$\frac{1}{s^2(s^2 + a^2)}$
$t \sin \omega t$	$\frac{s}{(s^2 + \omega^2)^2}$	$\frac{t^{n-1}}{(n-1)!} \frac{\sin at}{a^2}$	$\frac{1}{(s+a)^n}$
$t \cos \omega t$	$\frac{s^2 - \omega^2}{(s^2 + \omega^2)^2}$	$\sum_{k=0}^{\infty} \delta(t - kT) \quad (k = 0, 1, 2, \dots)$	$\frac{1}{1 - e^{-Ts}}$

## 消費エネルギー

## 充電時

電源から供給されるエネルギー

$$E_s = V_{dd} \int_0^{\infty} i_p(t) dt = V_{dd}^2 / R_p \int_0^{\infty} \exp(-t / C_L R_p) dt = C_L V_{dd}^2$$

$C_L$  充電時にpチャネルMOSで  
熱になって消費されるエネルギー

$$E_p = R_p \int_0^{\infty} i_p(t)^2 dt = V_{dd}^2 / R_p \int_0^{\infty} \exp(-2t / C_L R_p) dt = \frac{1}{2} C_L V_{dd}^2$$

容量に蓄積されるエネルギー

$$E_C = \frac{1}{2} C_L V_{dd}^2$$

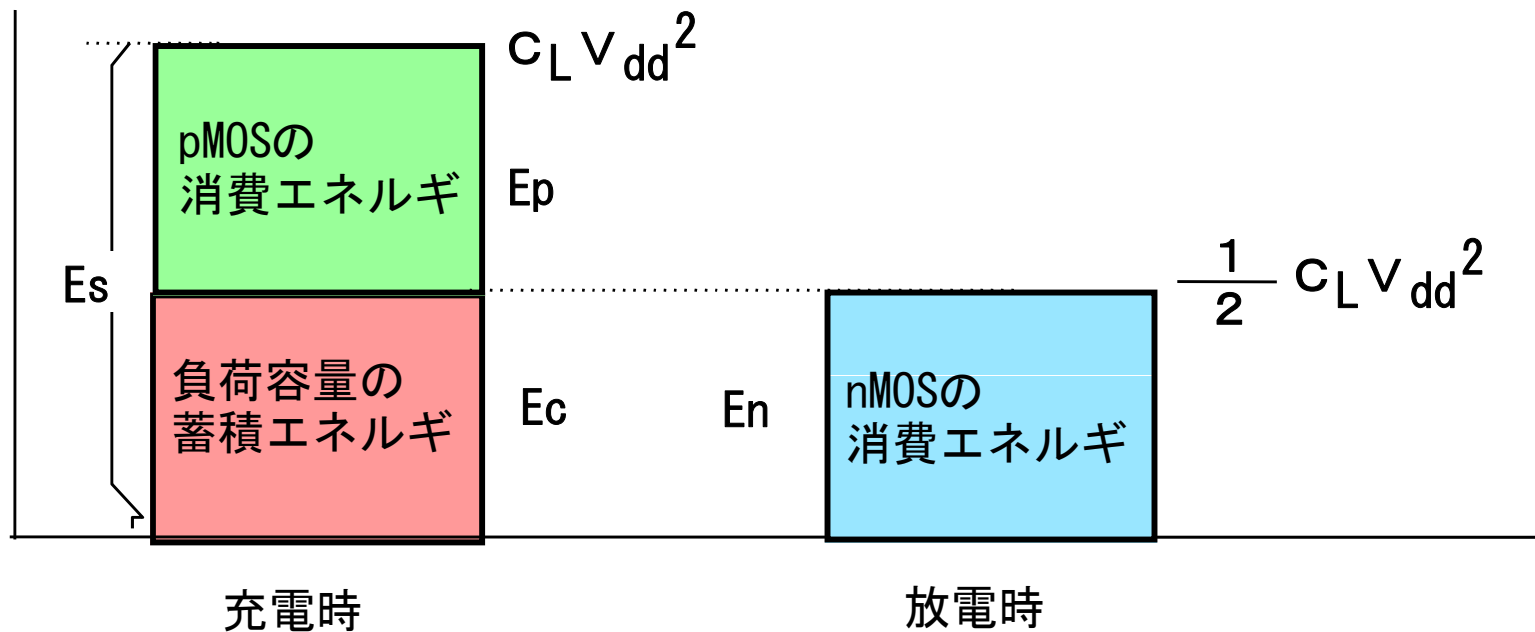
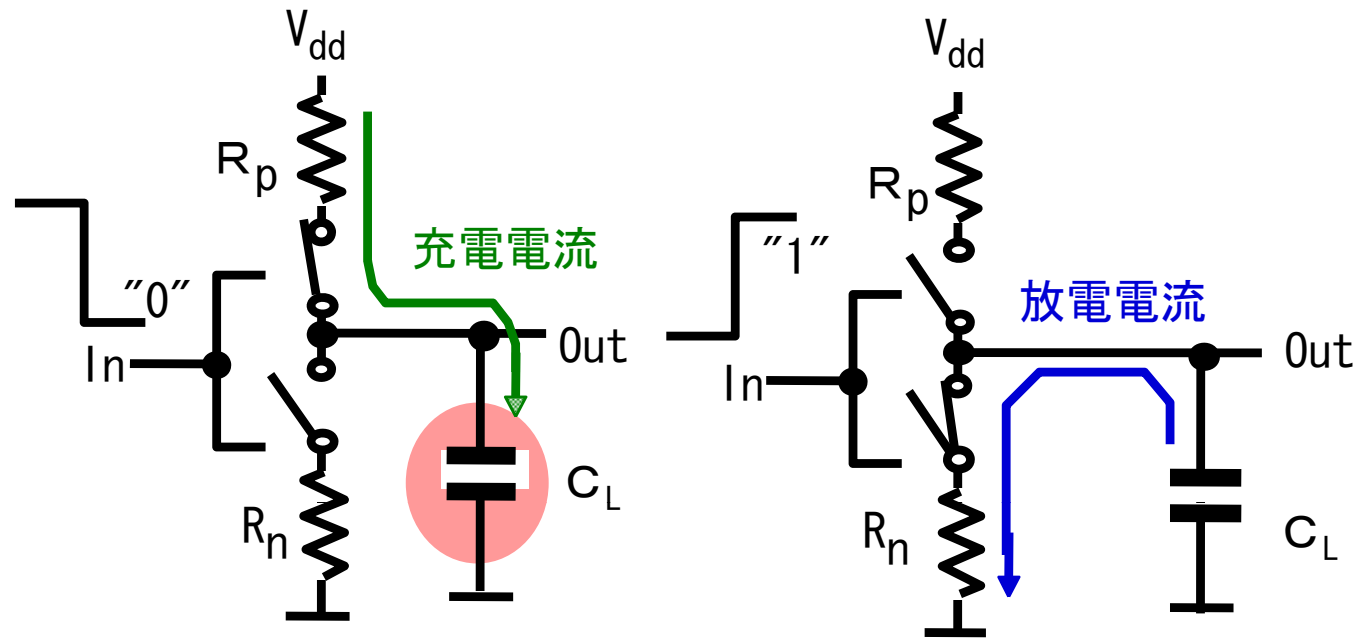
## 放電時

$C_L$  放電時にnチャネルMOSで  
熱になって消費されるエネルギー

$$E_n = R_n \int_0^{\infty} i_n(t)^2 dt = \frac{1}{2} C_L V_{dd}^2$$

容量に蓄積されるエネルギーと等しい

# 負荷容量充放電エネルギー



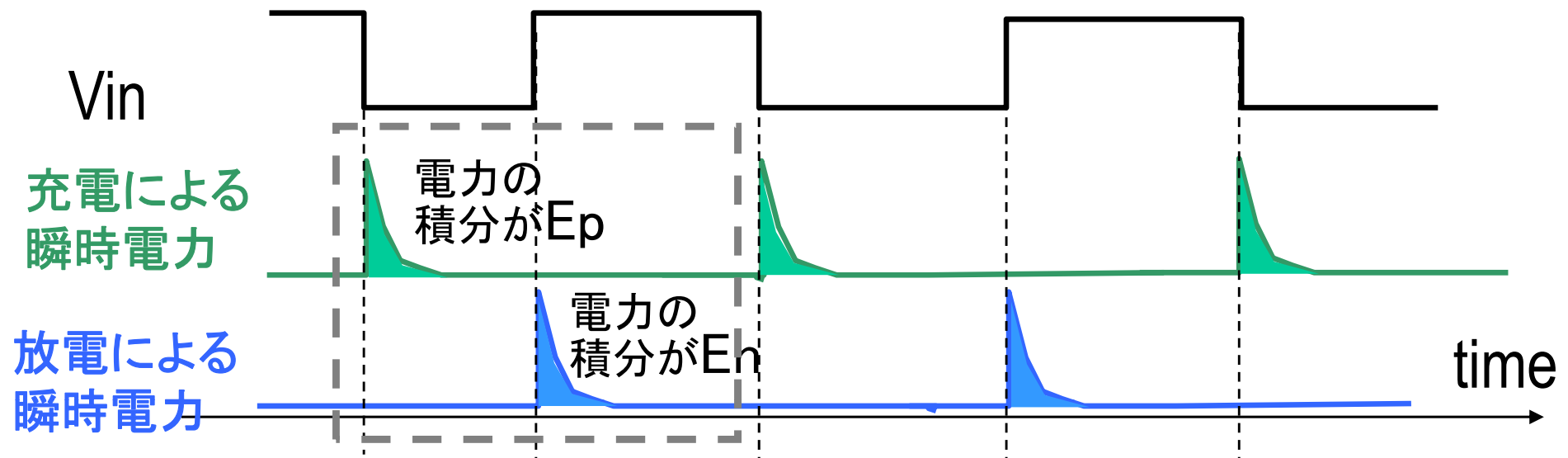
# 充放電による消費電力

1回の充放電で消費するエネルギー (J)は  $E = E_p + E_n = C_L V_{dd}^2$

消費電力  $P$  はエネルギー消費率 ( $W=J/s$ ) であるから  
 $E$  に 1 秒当たりの充放電頻度  $f$  をかけると求まる

$$P = f C_L V_{dd}^2 \quad \text{平均電力}$$

$E, P$ ともに  $R_n, R_p$ に依らない: 充放電速度に依らない





# LSIの消費電力

$$P = N f_{av} C_L V_{dd}^2$$

$$P = N \alpha_{av} f_c C_L V_{dd}^2$$

N: 全回路数 (ゲート数)

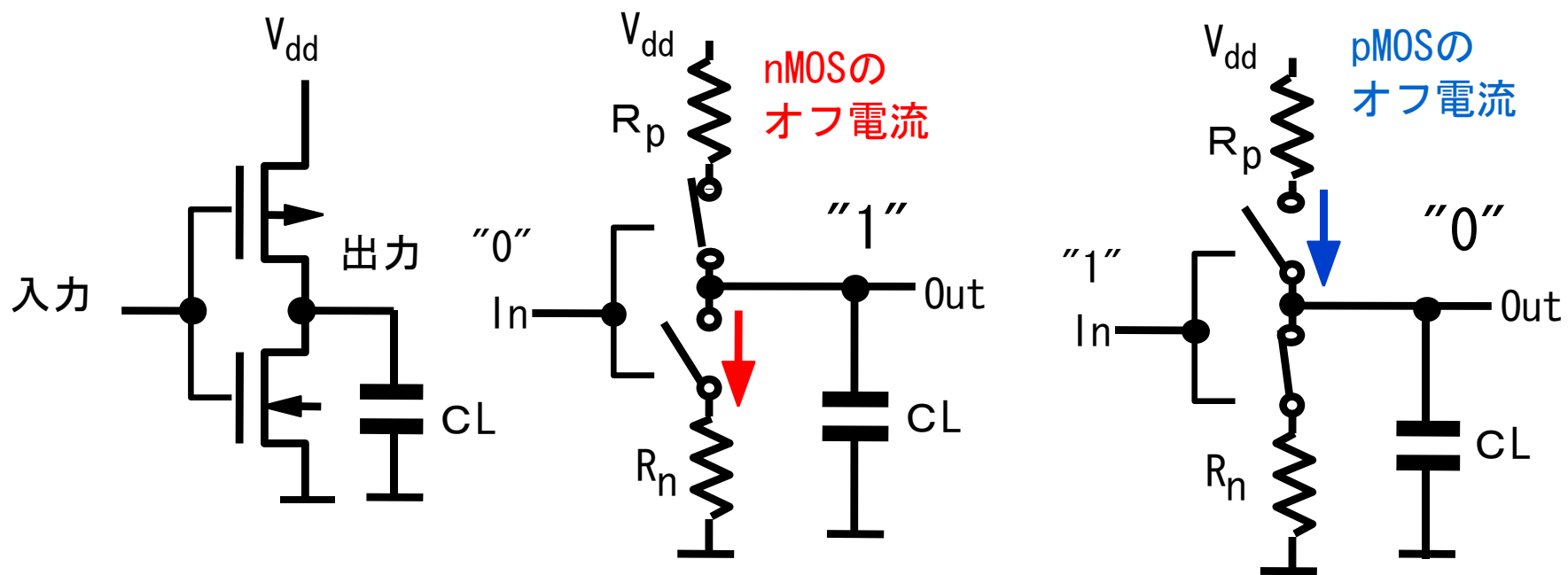
$f_{av}$ : 平均遷移頻度

$\alpha_{av}$ : 平均活性化率

$f_c$ : システムのクロック周波数

低消費電力化, 低エネルギー化は  
大規模集積化, 高速動作化のために重要な課題  
高性能システム: 放熱: パッケージ 信頼性  
携帯システム: 電池寿命 小型, 軽量化

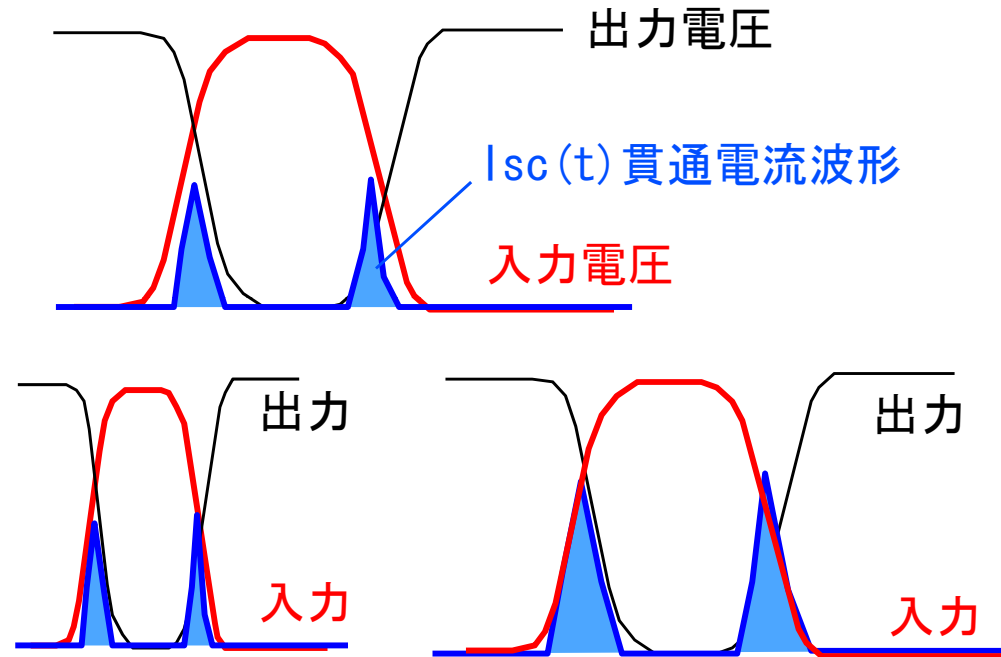
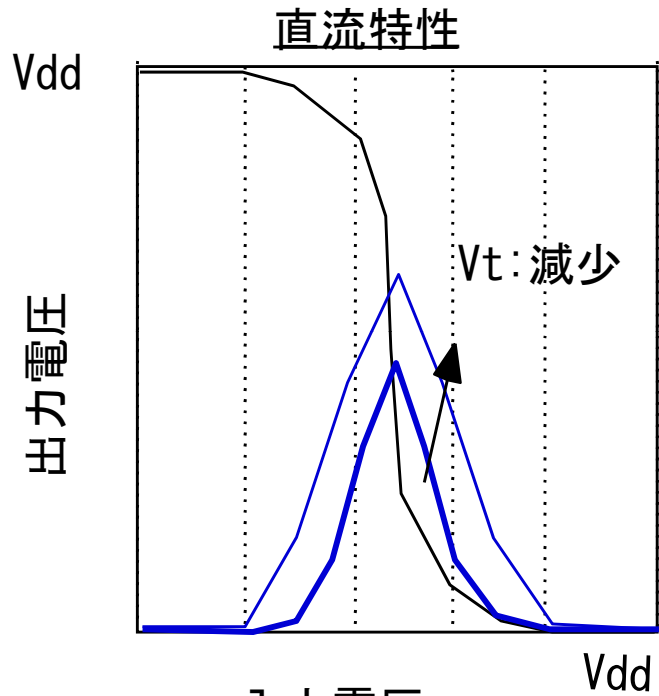
# オフ電流, リーク電流



オフになっているMOSにはサブスレシヨルド電流が流れる

# 貫通電流による消費電力

入力がV<sub>dd</sub>/2程度の時pMOSnMOSが同時に導通して流れる電流



tr:減少

V<sub>t</sub>:減少

$$Q = \int I_{sc}(t) dt$$

$$= I_{sc} t_{sc}$$

$$P = Q V_{dd} / T_c$$

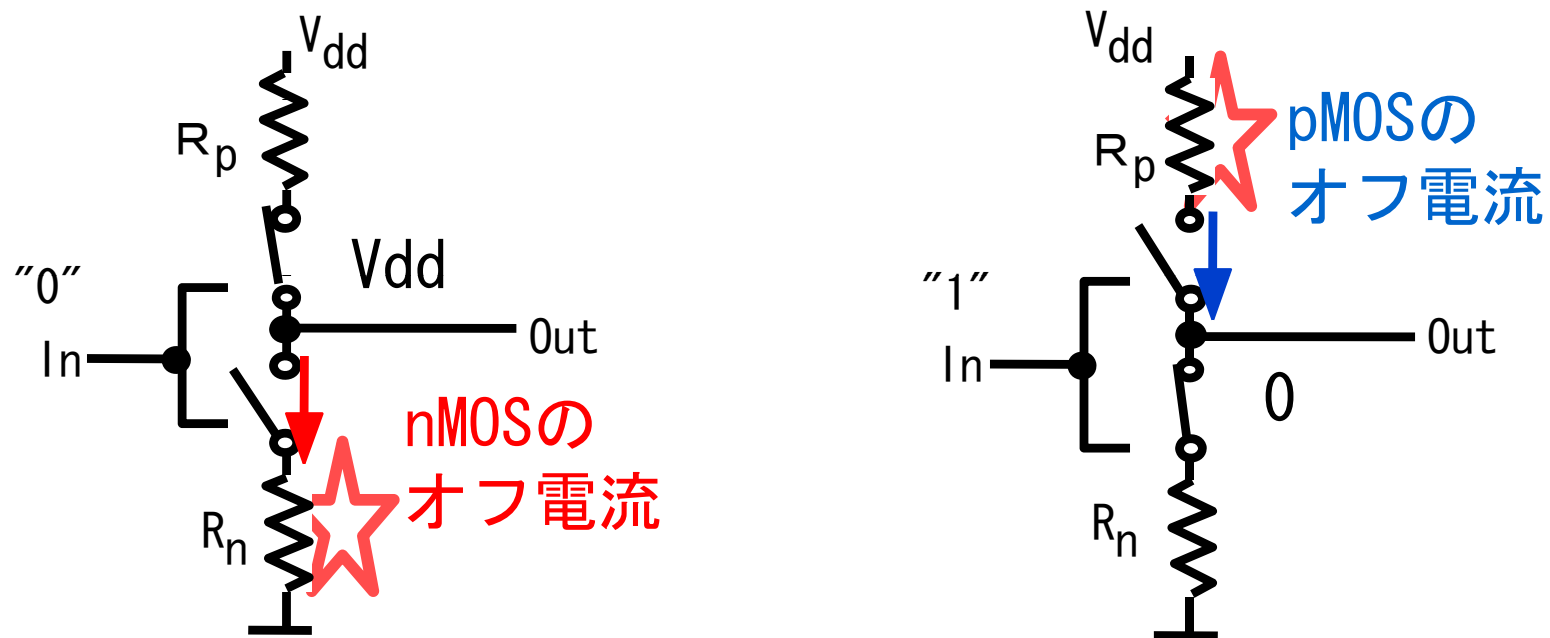
$$= Q V_{dd} f_c$$

○入力信号のtr, tfが小さい程 小さい.

○スレシヨルド電圧が低い程 大きい

充放電による消費電力の15%程度

## リーク電流による消費電力



$$P = V_{dd} ( I_{leakn} + I_{leakp} )$$

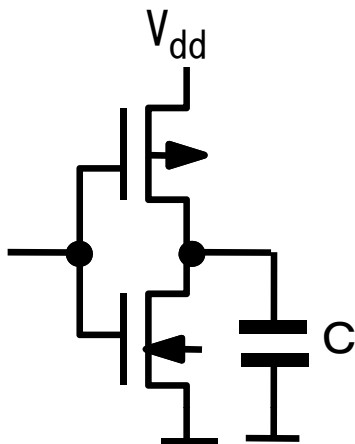
# CMOS 論理回路の消費電力

$$P = N \alpha_{av} f_c C_L V_{dd}^2 + N \alpha_{av} f_c I_{SC} t_{SC} V_{dd} + N I_{leak} V_{dd}$$

## 負荷容量充放電

通常のCMOS-SLSI で  
支配的.

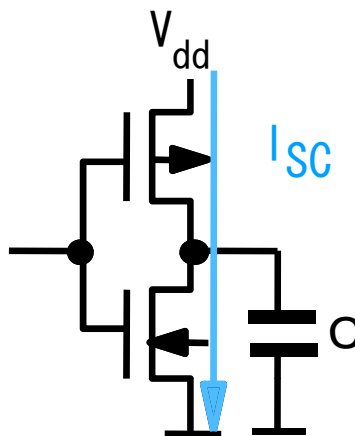
負荷容量充放電  
エネルギーの計算



## 貫通電流

出力が変化する時に,  
pMOS, nMOSともに  
ONして, 過渡的に流れる

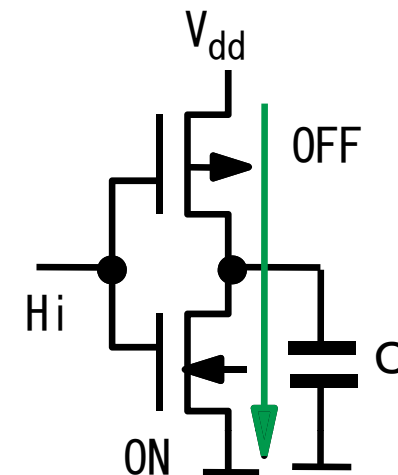
低電圧化のために  
しきい値電圧を下げると  
PMOSとnMOSが同時に  
オンする時間が増加



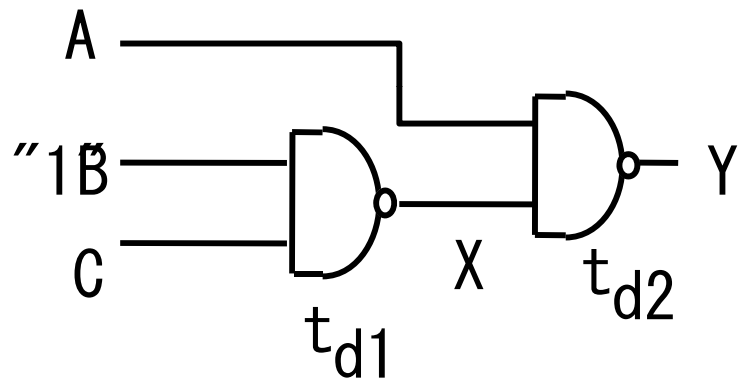
## リーク電流 (サブスレッショルド電流)

トランジスタがOFF状態に  
あっても小さい電流が流れる.

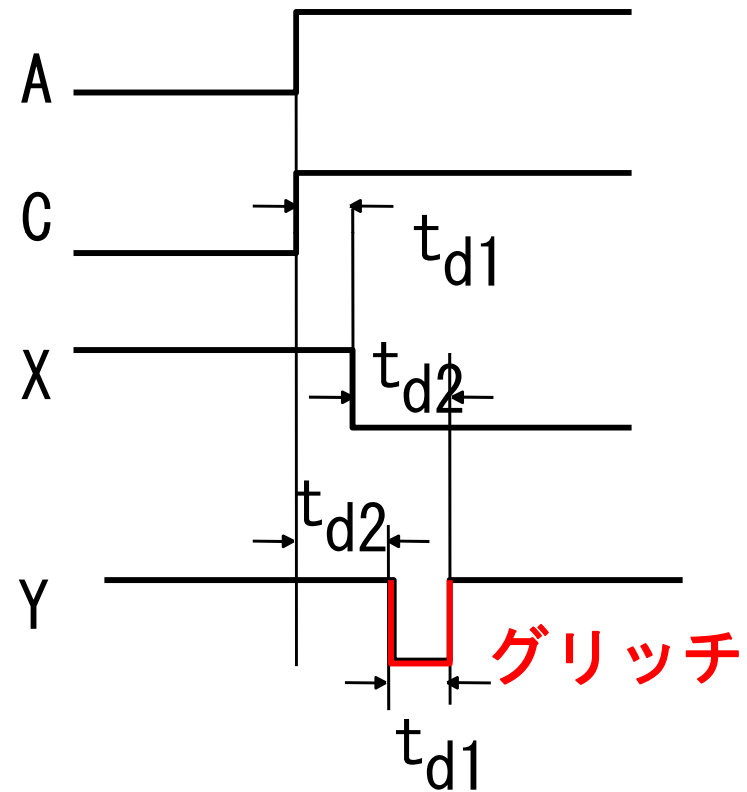
しきい値電圧低下に  
ともなって増加



# 論理回路のグリッチ



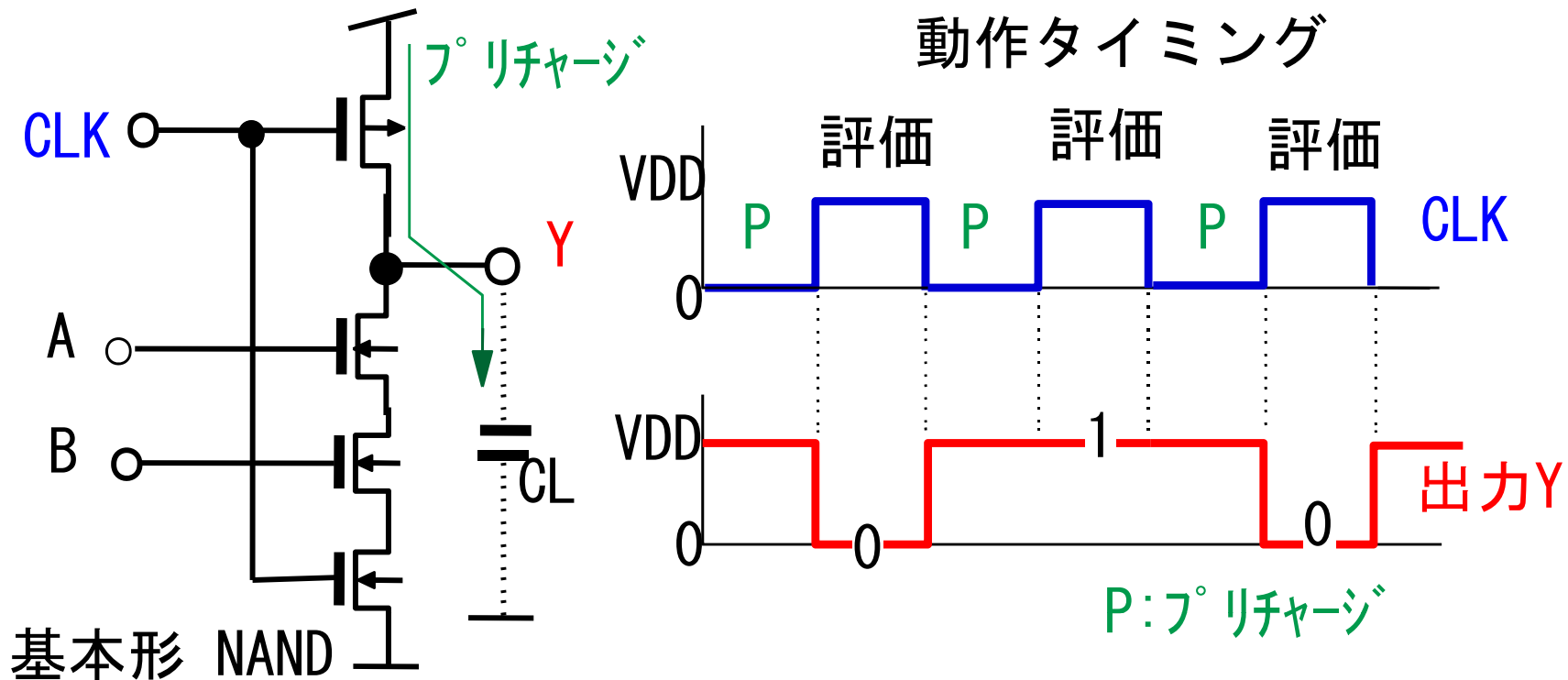
(a) 論理回路



(b) 入出力波形

# ダイナミック論理回路

CLK="0": pMOS がONしてプリチャージする. 出力は"1"となる.  
 CLK="1": nMOSがONして, A, Bともに"1" の時には電荷を放電.  
 出力は"0"になる. A, Bともに"1" でない場合は放電しないの  
 で, 出力は"1"を保持する.  
 寄生容量の電荷が情報をもつので, ダイナミック型と呼ばれる.  
 ダイナミックRAMと同じ



## ダイナミック論理回路の長所・短所

スタティックCMOS論理に比べて素子数を削減できる.  
チップ面積を小さくでき,  
集積密度を高くできる.

クロックによって毎回プリチャージするので  
消費電力は大きい.

寄生容量の電荷で情報を保持しているので,  
リーク電流で情報が壊れる  
動作周波数に下限がある.



宿題 11月27日

CMOS-LSIの消費電力の電源電圧依存性を求め、図示せよ。

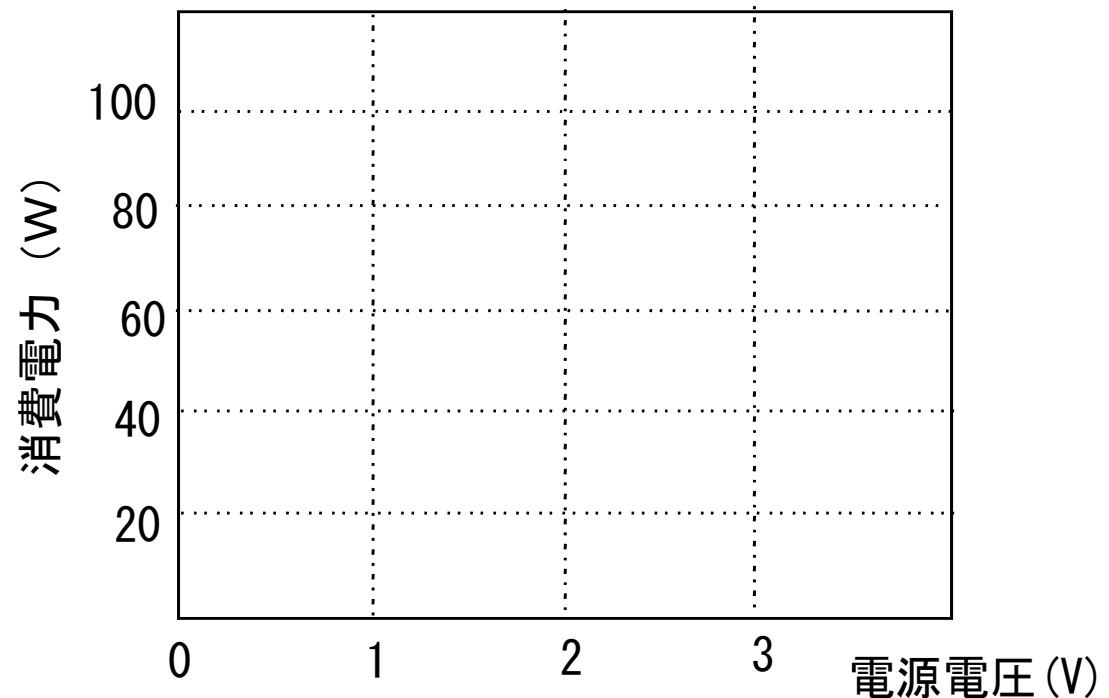
条件：電源電圧=1～3V，

論理ゲート数=20Mゲート，

ゲート平均負荷容量=0.02pF，

クロック周波数=200MHz，

活性化率  $\alpha = 10\%$



宿題 11月27日

CMOS論理回路で以下のように設計すると、  
遅延時間と消費電力は増加するか減少するかを示せ。  
そして、その理由を説明せよ。

	遅延時間 (増／減)	消費電力 (増／減)
電源電圧 $V_{dd}$ : 低下		
MOSの $W$ : 増加		
MOSの $L$ : 減少		
MOSの $V_{th}$ : 上昇		
負荷容量 $C_L$ : 低減		