

## 多重化スイッチトキャパシタフィルタの設計法

正員 金子 孝夫<sup>†</sup> 正員 菊池 博行<sup>†</sup> 正員 岩田 穆<sup>†</sup>

## Design Techniques for Multiplexed Switched Capacitor Filters

Takao KANEKO<sup>†</sup>, Hiroyuki KIKUCHI<sup>†</sup> and Atsushi IWATA<sup>†</sup>,  
Regular Members

あらまし 本論文では、オペアンプを複数のフィルタ間で共有し、時分割に使用する多重化スイッチトキャパシタフィルタ(SCF)の設計法について述べる。多重化は、フィルタ次数の総和が大きいPB受信器、スペクトラムアナライザ等の信号処理システムLSIの低電力、小型化に有効な手法である。まず多重化にはRCアクティブBiquad回路からの構成法が最適であることを示し、各関数形について素子数、チップ面積を最小とする多重化SCFの回路構成を導出した。次に多重動作中のチャージロスによるQ低下をクロストークモデルにより定量的に解析し、多重化SCFの伝達関数を求めた。この解析結果が実験値と一致することを示し、クロストークによる誤差を高精度に補正する手法を示した。さらに4多重バンドパスフィルタをCMOS技術により試作し、多重化による消費電力、チップ面積の低減効果を実証した。

## 1. ま え が き

LSI技術の進歩により、装置の小型、経済化をねらって信号処理システムのLSI化が盛んに行われている。信号処理システムには帯域制限、信号分離、周波数分析等のためフィルタが不可欠である。LSI化できるフィルタとしてスイッチトキャパシタフィルタ<sup>(1)</sup>(SCF)とデジタルフィルタがあるが、デジタルフィルタは高精度なA/D変換器が必要なため、従来のアナログフィルタとの置き換えには適さない場合がある。

SCFはMOS技術で集積化が容易なオペアンプ、容量およびスイッチから構成され、フィルタの伝達特性がスイッチのクロック周期と容量比により決定されるという優れた特徴を持つ。したがって高精度な特性を調整なしに得ることが容易であり、調整を必要とした従来のLCフィルタ、RCアクティブフィルタと置き換えて使用できる。

スイッチトキャパシタ技術をPB受信器、スペクトラムアナライザ、音声分析合成器等のフィルタ次数の

総和が大きい信号処理システムへ適用することを考えると、できるだけオペアンプ、容量数の削減を図ってLSIのチップ面積、消費電力を低減することが重要である。このためオペアンプを複数のフィルタ間で共有し、時分割多重使用するSCFの多重化が提案された<sup>(2)</sup>。しかしLSIの経済化のためには、素子数、占有面積を最小とする最適な多重化SCFの構成法を検討する必要がある。また伝達特性を精度良く得るためには、多重動作中のチャージロスによるQの低下の特性変化を定量的に解析し、多重化SCFの設計法を確立する必要がある。

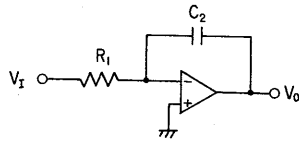
本論文では素子数最小の多重化SCFの回路構成、およびクロストークを考慮した伝達関数の解析法を論じ、これをもとに伝達特性の補正を行う高精度な設計法について述べる。さらに多重化SCFを試作し、特性を評価した結果について述べる。

## 2. 多重化SCFの回路構成

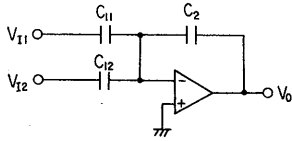
## 2.1 基本Biquad回路

図1はRCアクティブフィルタの基本となるRC積分回路、および加算回路である。このRC積分回路の抵抗を周期的に開閉するスイッチと容量で置き換えることにより、同等の伝達関数を持つ図2のスイッチト

<sup>†</sup> 電電公社厚木電気通信研究所, 厚木市  
Atsugi Electrical Communication Laboratory, N.T.T.,  
Atsugi-shi, 243-01 Japan

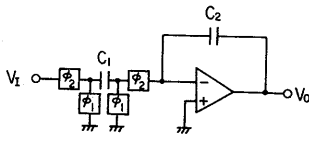


(a) Integrator

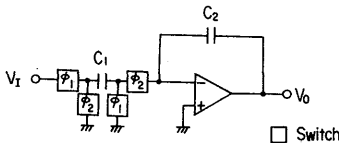


(b) Summer

図1 RCアクティブ基本回路  
Fig. 1-RC active basic circuit.



(a) Inverting



(b) Noninverting

図2 スイッチトキャパシタ積分回路  
Fig. 2-Switched capacitor integrator.

キャパシタ (SC) 積分回路が得られる。図2(a), (b) はそれぞれ入力信号が反転および非反転して出力される逆相, 正相積分回路であり, スイッチは2相のクロック  $\phi_1, \phi_2$  により制御される。

これらの積分回路の伝達関数はそれぞれ

$$\frac{V_O}{V_I} = -\frac{C_1}{C_2} \cdot \frac{\cos(\omega T/2) + j \sin(\omega T/2)}{j 2 \sin(\omega T/2)} \quad (1)$$

$$\frac{V_O}{V_I} = -\frac{C_1}{C_2} \cdot \frac{\cos(\omega T/2) - j \sin(\omega T/2)}{j 2 \sin(\omega T/2)} \quad (2)$$

で与えられる。ただし  $\omega$  は信号の角周波数であり,  $T$  はクロック周期である。一般に Biquad 回路は逆相, 正相 SC 積分回路の縦続接続で構成され, 全体の積分伝達関数は式(1), (2)の積となる。したがって各積分回路の伝達関数の絶対値は

$$\left| \frac{V_O}{V_I} \right| = -\frac{C_1}{C_2} \cdot \frac{1}{j\omega T} \cdot \frac{\omega T/2}{\sin(\omega T/2)} \quad (3)$$

であるのと特徴である。式(3)の右辺  $(\omega T/2)/\sin(\omega T/2)$

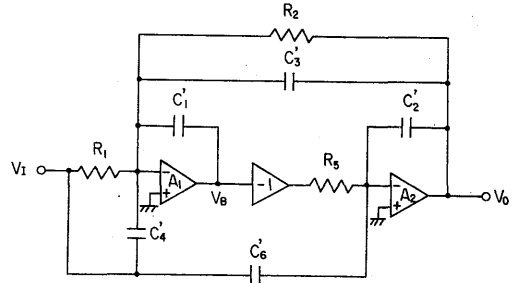


図3 RCアクティブBiquad回路  
Fig. 3-RC active biquad circuit.

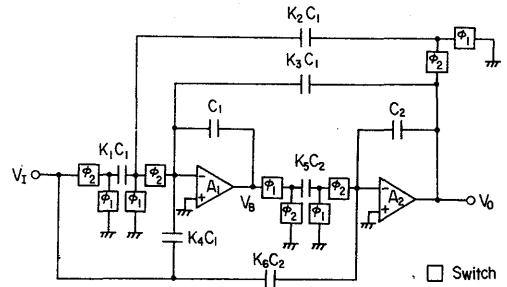


図4 スイッチトキャパシタBiquad回路  
Fig. 4-Switched capacitor biquad circuit.

はRCアクティブ積分回路との関数誤差であり, クロック周期  $T$  を  $T' = \sin(\omega T/2)/(\omega T/2)$  と設定して補正可能である<sup>(8)</sup>。図1(b)の容量を用いた加算回路はSC回路においても同一の回路構成で実現でき, RCアクティブ回路との関数誤差はない。

次にこれらの積分回路, 加算回路を基本に構成したBiquad回路を考える。図3にスイッチトキャパシタBiquad回路を導く元となるRCアクティブBiquad回路の構成を示す。2つのオペアンプ, 反転回路, 抵抗および容量から成り, 伝達関数  $T(s)$  は

$$T(s) = -\frac{\frac{C'_6}{C'_2} s^2 + \frac{C'_4}{C'_1} \frac{1}{R_5 C'_2} + \frac{1}{R_1 R_5 C'_1 C'_2}}{s^2 + \frac{C'_3}{C'_1} \frac{1}{R_5 C'_2} s + \frac{1}{R_2 R_5 C'_1 C'_2}} \quad (4)$$

で与えられる。このBiquad回路は表1に示す回路形の選択により, ローパス, ハイパス, バンドパスおよびノッチの各関数形を実現でき, 各関数形についてのフィルタパラメータを表1に示す。ただし最大ダイナミックレンジが得られるよう  $R_5 C'_2 = R_2 C'_1$  と2つの積分回路の時定数を等しく設定している。

図3のRC積分回路を逆相, および正相SC積分回路で置き換えることにより, 図4に示すスイッチトキャパシタBiquad回路が得られる。スイッチトキャパシ

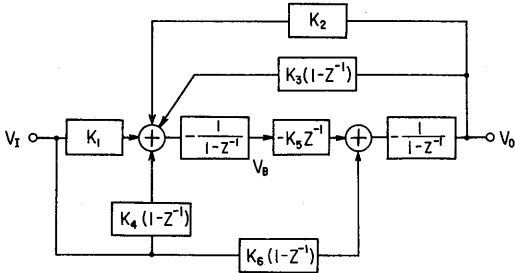


図5 スイッチトキャパシタ Biquad 回路のシグナルフロー

Fig. 5-Signal flow graph of SC biquad circuit.

タ Biquad 回路においても、この構成を基本に表 1 の 4 種の関数形がすべて実現可能である。RC アクティブ回路との関数誤差の補正を行った後のクロック周期を  $T'$  とすれば、積分容量に対する各サンプル容量の比  $K_i$  ( $i=1\sim 6$ ) と、RC アクティブ Biquad 回路の回路定数との間には次の関係が成立する。

$$\left. \begin{aligned} K_1 &= \frac{T'}{R_1 C_1'} & K_2 &= \frac{T'}{R_2 C_1'} \\ K_3 &= \frac{C_3'}{C_1'} & K_4 &= \frac{C_4'}{C_1'} \\ K_5 &= \frac{T'}{R_5 C_2'} & K_6 &= \frac{C_6'}{C_2'} \end{aligned} \right\} \quad (5)$$

表 1 の RC アクティブ Biquad 回路のパラメータおよび式(5)により、スイッチトキャパシタ Biquad 回路のパラメータを求めた結果を表 2 に示す。いずれの関数形においても極周波数は  $K_2$ 、 $K_5$  およびクロック周期により決定され、 $Q$  はクロック周期には依存せず  $K_2$  だけにより決定される。

図 4 のスイッチトキャパシタ Biquad 回路のシグナルフローを図 5 に示す。このシグナルフローから伝達関数  $H(z)$  を求めると、

$$H(z) = \frac{K_6 + (-2K_6 + K_1K_5 + K_4K_5)z^{-1} + (K_6 - K_4K_5)z^{-2}}{1 + (-2 + K_2K_5 + K_3K_5)z^{-1} + (1 - K_3K_5)z^{-2}} \quad (6)$$

となる。またオペアンプ  $A_1$  の出力電圧  $V_B$  の伝達関数  $H_B(z)/V_I(z)$  は

$$H_B(z) = \frac{(K_1 + K_4 - K_2K_6 + (-K_1 - 2K_4 + K_2K_6 + 2K_3K_6)z^{-1} + (K_4 - K_3K_6)z^{-2})}{1 + (-2 + K_2K_5 + K_3K_5)z^{-1} + (1 - K_3K_5)z^{-2}} \quad (7)$$

表 1 RC アクティブ Biquad 回路のパラメータ

関数形 パラメータ	ローパス	ハイパス	バンドパス	ノッチ
回路形	$C_4' = C_6' = 0$	$C_4' = 0$ $R_1 = \infty$	$C_6' = 0$ $R_1 = \infty$	$C_4' = 0$
極周波数 $\omega_0$	$\frac{1}{R_2 C_1'} = \frac{1}{R_5 C_2'}$			
$Q$	$\frac{C_1'}{C_3'} = \frac{R_5 C_2'}{R_2 C_3'}$			
ゲイン $G$	$\frac{R_2}{R_1}$	$\frac{C_6'}{C_2'}$	$\frac{C_4'}{C_3'}$	$\frac{R_2}{R_1}$
零周波数 $\omega_N$	—			$\frac{1}{\sqrt{R_1 R_5 C_1' C_6'}}$

表 2 スイッチトキャパシタ Biquad 回路のパラメータ

関数形 パラメータ	ローパス	ハイパス	バンドパス	ノッチ
回路形	$K_4 = K_6 = 0$	$K_1 = K_4 = 0$	$K_1 = K_6 = 0$	$K_4 = 0$
極周波数 $\omega_0$	$\frac{K_2}{T'} = \frac{K_5}{T'}$			
$Q$	$\frac{1}{K_3}$			
ゲイン $G$	$\frac{K_1}{K_2}$	$K_6$	$\frac{K_4}{K_5}$	$\frac{K_1}{K_2}$
零周波数 $\omega_N$	—			$\frac{1}{T'} \sqrt{\frac{K_1 K_5}{K_6}}$

である。

## 2.2 多重 Biquad 回路

LSI の占有面積を最小化し小型、経済化を図るために多重 Biquad 回路のスイッチ、容量数の最小化を検討する。容量のうち積分容量は各チャネルの積分出力電圧保持のため多重チャネル数だけ必要とするので、サンプル容量数を最小化する構成を考える。その際多重フィルタ間である 1 つのパラメータだけが異なり、他のパラメータは一定という条件で各関数形ごとに考察する。

### (1) ローパス回路

表 2 から  $Q$ 、ゲインはそれぞれ  $K_3$ 、 $K_1$  によって他のパラメータと独立に設定可能である。しかしカットオフ周波数を他と独立に設定するにはゲイン一定すなわち  $K_1/K_2 = \text{一定}$  の条件で  $K_2$ 、 $K_5$  を決定しなければならない。これは積分容量値  $C_1$ 、 $C_2$  とサンプル容量値  $K_3 C_1$  をカットオフ周波数の異なるフィルタ間で変更して等価的に実現できる。

表3 多重SC Biquad回路の切換サンプル容量

関数形 可変 パラメータ	ローパス	ハイパス	バンドパス	ノッチ
回路形	$K_4=K_6=0$	$K_1=K_4=0$	$K_1=K_6=0$	$K_4=0$
極周波数 $\omega_0$	$K_3^{*1,2}$	$K_2, K_5$	$K_2^{*2}$	$K_3, K_6^{*1,2}$
Q	$K_3$		$K_2^{*1}$	$K_3$
ゲイン G	$K_1$	$K_6$	$K_4$	$K_1, K_6$
零周波数 $\omega_N$	—			$K_6$

\*1, \*2: それぞれ積分容量値  $C_1, C_2$  も変化させる。

(2) ハイパス回路

カットオフ周波数, Q, ゲインの3パラメータはそれぞれ  $K_2$  と  $K_5, K_3, K_6$  により互いに独立に設定可能である。したがって積分容量値は一定とし, これらのサンプル容量値を変更すればよい。

(3) バンドパス回路

中心周波数とゲインはそれぞれ  $K_2$  と  $K_5, K_4$  により他のパラメータと独立に設定可能である。しかしQは  $K_4/K_3=$ 一定の条件を満たして  $K_3$  により設定する必要がある。これは積分容量値  $C_1$  とサンプル容量値  $K_2 C_1$  を変更して実現できる。

(4) ノッチ回路

Qと零周波数はそれぞれ  $K_3, K_6$  により他のパラメータと独立に設定可能である。極周波数は  $K_1/K_2=$ 一定かつ  $K_1 \cdot K_5/K_6=$ 一定の条件で  $K_2, K_5$  を, ゲインは  $K_1 \cdot K_5/K_6=$ 一定の条件で  $K_1$  を決定しなければならない。したがって極周波数は積分容量値  $C_1, C_2$  とサンプル容量値  $K_3 C_1, K_4 C_1$  により, ゲインはサンプル容量値  $K_1 C_1, K_6 C_2$  によりそれぞれ独立に変更できる。

以上4関数形について考察した結果を表3にまとめて示す。このようにパラメータを設定する係数と, 他のパラメータを一定とする条件とを考慮合わせることにより, すべての関数形について素子数を最小化した多重Biquad回路の構成を導くことができる。またこの考察結果は伝達特性可変のプログラマブルSCFにも適用できる。

3. 多重化SCFの解析

3.1 多重積分回路

まず多重化SCFの基本となる多重積分回路の伝達関数について考える。図6に多重スイッチトキャパシ

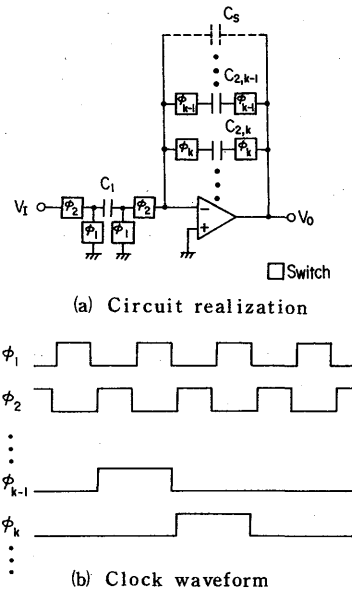


図6 多重スイッチトキャパシタ積分回路  
Fig. 6-Multiplexed SC integrator.

タ積分回路の構成を示す。この回路はオペアンプ出力電圧を多重チャンネル数だけ設けた積分容量に電荷量として保持し, オペアンプを共有する構成である。使用するチャンネルの積分容量を, その両端に接続されたスイッチにより順次選択しオペアンプに接続する。クロックとして通常の  $\phi_1, \phi_2$  の他にチャンネル選択用のクロックを必要とする。

このような多重積分回路では, 多重チャンネル数が多いとオペアンプ入出力間に接続された多数のスイッチと容量により, 通常の積分回路より大きな浮遊容量  $C_s$  が形成される。通常の積分回路ではこの  $C_s$  は常に積分容量端子電圧で充電され, 伝達関数に与える影響は小さい。しかし多重積分回路では浮遊容量  $C_s$  と積分容量選択用スイッチによりスイッチトキャパシタ回路が構成され, オペアンプの等価ダイビング抵抗となる。しかも  $C_s$  の電荷は多重前チャンネルの積分出力電圧により支配的に決まるため, 前チャンネルの伝達関数がダンピング量に影響する。これがチャンネル間クロストークの主要因となる<sup>(4)</sup>。

次にクロストークを考慮した多重積分回路の伝達関数を解析する。図6(a)に示すようにチャンネル  $k$  および  $k-1$  の積分容量値をそれぞれ  $C_{2,k}, C_{2,k-1}$ , 積分出力電圧をそれぞれ  $v_{0,k}, v_{0,k-1}$ , スイッチを  $k, k-1$  とする。また各スイッチのクロックを図6(b)に示す。

スイッチをオン、スイッチをオフとしたチャンネル \$k\$ の動作において、スイッチをオンとした直後を考えると、チャンネル \$k\$ の 1 周期前の積分出力 \$v\_{0,k}(n-1)T\$ により \$C\_2\$ に保持されていた電荷と、チャンネル \$k-1\$ の積分出力 \$v\_{0,k-1}(nT)\$ により浮遊容量 \$C\_s\$ に充電された電荷との間で電荷再分布が起こる。また積分容量値は \$C\_2\$ と \$C\_s\$ の和となる。したがってチャンネル \$k\$ の積分出力 \$v\_{0,k}\$

$$v_{0,k}(nT) = \frac{C_2 v_{0,k}\{(n-1)T\} + C_s v_{0,k-1}(nT) - C_1 v_{I,k}(nT)}{C_2 + C_s} \quad (8)$$

となる。よって \$C\_s\$ によるチャンネル \$k-1\$ のクロストークを考慮したチャンネル \$k\$ の伝達関数特性は

$$H_k(z) = -\frac{K}{1+\alpha} \frac{1}{1-\frac{1}{1+\alpha}z^{-1}} + \frac{\alpha}{1+\alpha} \frac{1}{1-\frac{1}{1+\alpha}z^{-1}} H_{k-1}(z) \quad (9)$$

となる。ただし \$H\_{k-1}(z)\$ はチャンネル \$k-1\$ の伝達関数特性であり、\$\alpha=C\_s/C\_2\$、\$K=C\_1/C\_2\$ とした。式(9)により導びかれる多重積分回路の信号フローを図 7(b) に示す。(a)の通常の積分回路と比較すると積分入力にチャンネル \$k-1\$ の出力電圧 \$V\_{k-1}\$ が \$\alpha/(1+\alpha)\$ 倍され加算される点、および積分が \$\alpha\$ を含む式で表わされ、理想特性からずれる点異なる。

### 3.2 多重 Biquad 回路

多重積分回路を図 4 のスイッチトキャパシタ Biquad 回路に適用して構成した多重 Biquad 回路の伝達関数について考察する。多重 Biquad 回路のチャンネル \$k\$ に着目

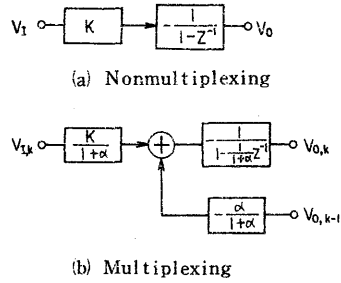


図 7 SC 積分回路の信号フロー  
Fig. 7-SFG of SC integrator.

すると、2つの積分回路にチャンネル \$k-1\$ の積分出力によるクロストークが生ずる。また、加算回路では、実効的な積分容量値が積分容量と浮遊容量の和となるため、係数が \$1/(1+\alpha)\$ 倍される。したがって、多重 Biquad 回路の信号フローは図 8 となる。ここで \$V\_{B,k-1}\$、\$V\_{0,k-1}\$ はそれぞれ 2つのオペアンプ \$A\_1\$、\$A\_2\$ のチャンネル \$k-1\$ の積分出力である。したがって多重 Biquad 回路の伝達関数はチャンネル \$k\$ の伝達関数の他に、チャンネル \$k-1\$ の伝達関数ならびに積分容量に対するオペアンプ入出力間の浮遊容量の比 \$\alpha\$ により決定される。

図 8 の信号フローから多重 Biquad 回路におけるチャンネル \$k\$ の伝達関数 \$H\_k(z)\$ を求めると式(10)となる。

$$H_k(z) = \frac{\left( \frac{K_6}{1+\alpha} + \left( -\frac{2+\alpha}{1+\alpha} K_6 + \frac{K_1 K_5}{1+\alpha} + \frac{K_4 K_5}{1+\alpha} \right) \frac{z^{-1}}{1+\alpha} + (K_6 - K_4 K_5) \frac{z^{-1}}{(1+\alpha)^2} \right)}{\left( 1 + \left( -2 + \frac{K_2 K_5}{1+\alpha} + \frac{K_3 K_5}{1+\alpha} \right) \frac{z^{-1}}{1+\alpha} + (1 - K_3 K_5) \frac{z^{-2}}{(1+\alpha)^2} \right)}$$

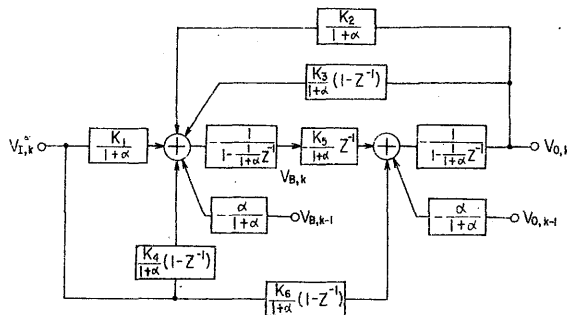


図 8 多重 SC Biquad 回路の信号フロー  
Fig. 8-SFG of multiplexed SC biquad circuit.

$$\begin{aligned}
 & \frac{\alpha K_5 z^{-1}}{(1+\alpha)^2} H_{B,k-1}(z) \\
 + & \frac{1 + \left( -2 + \frac{K_2 K_5}{1+\alpha} + \frac{K_3 K_5}{1+\alpha} \right) \frac{z^{-1}}{1+\alpha} + (1 - K_3 K_5) \frac{z^{-2}}{(1+\alpha)^2}}{1 + \left( -2 + \frac{K_2 K_5}{1+\alpha} + \frac{K_3 K_5}{1+\alpha} \right) \frac{z^{-1}}{1+\alpha} + (1 - K_3 K_5) \frac{z^{-2}}{(1+\alpha)^2}} \\
 + & \frac{\frac{\alpha}{1+\alpha} \left( 1 - \frac{z^{-1}}{1+\alpha} \right) H_{O,k-1}(z)}{1 + \left( -2 + \frac{K_2 K_5}{1+\alpha} + \frac{K_3 K_5}{1+\alpha} \right) \frac{z^{-1}}{1+\alpha} + (1 - K_3 K_5) \frac{z^{-2}}{(1+\alpha)^2}}
 \end{aligned}
 \tag{10}$$

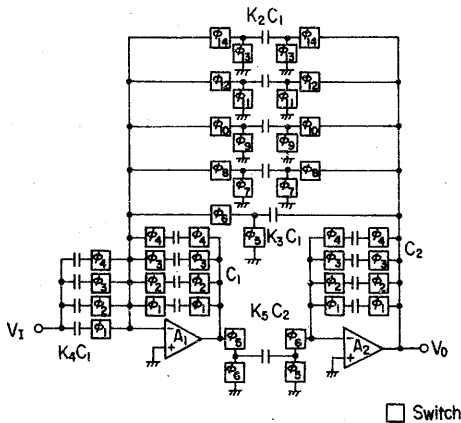
ただし  $H_{B,k-1}(z)$ ,  $H_{k-1}(z)$  はチャンネル  $k-1$  の伝達関数であり,  $H_{B,k-1}(z) = V_{B,k-1}(z) / V_{I,k}(z)$ ,  $H_{k-1}(z) = V_{O,k-1}(z) / V_{I,k}(z)$  である。

式(10)で右辺等1項は積分容量切換スイッチと浮遊容量  $C_s$  によって生ずるチャンネル  $k$  の積分動作の理想値からのずれを含んでおり, オペアンプの等価ダンピング抵抗として作用している。第2, 第3項はそれぞれチ

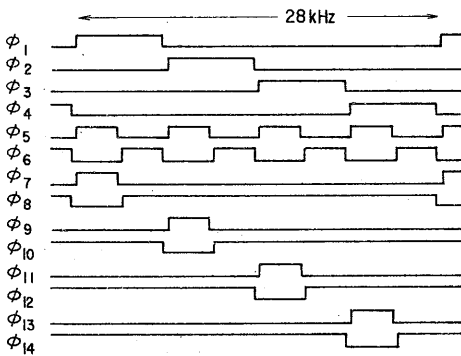
ャネル  $k-1$  の伝達関数  $H_{B,k-1}(z)$ ,  $H_{k-1}(z)$  が浮遊容量  $C_s$  を介してチャンネル  $k$  の伝達関数へもれ込む量であり, チャネル間クロストークとして作用している。したがってチャンネル  $k-1$  と  $k$  の動作の間に  $C_s$  の電荷を放電すれば, クロストークの項は消滅しダンピング項のみが残る。

多重SCFの伝達関数を2次バンドパスフィルタについて具体的に計算し, 実験値と比較した。このフィルタはゲイン,  $Q$  が一定で中心周波数だけが異なる4種の2次フィルタを4多重化したものであり, 回路構成とクロック構成を図9に示す。図9で,  $\phi_1, \phi_2, \phi_3, \phi_4$  は多重の各チャンネルを順次選択する28kHzのクロックであり, 4組設けた各チャンネルの積分容量  $C_1, C_2$  によりオペアンプ  $A_1, A_2$  の出力電圧を保持する。 $\phi_5$  は通常のSCFのクロックであり,  $\phi_7 \sim \phi_{14}$  は各チャンネルごとに中心周波数を設定するため, サンプル容量を選択して動作させるクロックである。本多重SCFでは各チャンネルのゲインを独立に設定できるように容量  $K_4 C_1$  を4組設けている。また4チャンネルで共通に使用する加算回路の容量  $K_3 C_1$  は, クロック  $\phi_5$  でオペアンプ  $A_2$  の出力を各チャンネルについて再現し, クロック  $\phi_6$  でオペアンプ  $A_1$  による加算を行う構成としている。

図10にこの多重バンドパスフィルタのチャンネル3の伝達特性計算値と実験値を示す。浮遊容量値  $\alpha = C_s / C_2$  の増加によりダンピング量が増し, 計算値の  $Q$  が低下していくことがわかる。また  $\alpha$  の増加によりクロストーク量が増し, チャネル2のフィルタの中心周波数付近での損失の減少が著しくなっていく。この伝達特性はオペアンプ入出力間に容量を付加し  $\alpha$  を変化させて測定した実測値と良く一致しており, 多重化SC



(a) Circuit realization



(b) Clock waveform

図9 多重SCバンドパスフィルタ  
Fig. 9-Multiplexed SC band pass filter.

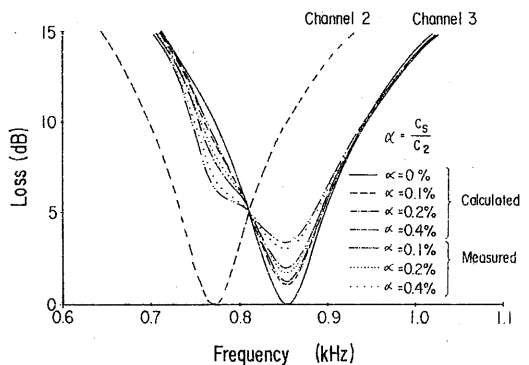


図10 多重BPFの伝達特性  
Fig. 10-Calculated and measured frequency response of multiplexed SC BPF.

F解析結果の有効性を実証することができる。

#### 4. 多重化SCFの伝達特性補正

多重化SCF全体を集積化すれば、浮遊容量比 $\alpha$ は低減し、多重化による $Q$ の低下やクロストークがほとんど生じない場合もある。しかし、多重化チャンネル数が大きいとき、 $\alpha$ も無視できなくなるので、試作結果から見つかった $\alpha$ により、所望の特性を得るよう係数を最適化する伝達特性補正が必要となる。そこで伝達特性解析によるパラメータの算出と、係数の補正とを交互に行って設計値からの特性誤差を最小化する実用的な補正手法<sup>(6)</sup>について説明する。

本手法では式(8)から導びいた時間軸上の関数により伝達特性の解析を行う。これは前チャンネルの伝達関数の影響を受けながら逐次決定される多重SCFの伝達特性を精度良く解析するためである。この解析は時間軸上の関数演算を入力信号の各サンプル点について実行するものであり、各入力信号周波数について得られた演算出力信号にハミング窓関数をかけフーリエ変換を行って波形処理する。

補正は状態変数形RCアクティブ回路から構成したSCFのパラメータ相互の独立性に着目し、1つのパラメータに対して1つの係数だけで行う。その順序は $Q$ 、中心周波数、ゲインとする。これらにより補正を完了したパラメータ値が次の補正により変化する量を実用上問題ない値におさえ、補正に要するステップ数を短縮する。

#### 5. 試作結果

図6の多重積分回路を集積化する際の実現性、および多重化による消費電力、チップ面積の低減効果を確認するため、図9の4多重バンドパスフィルタを2層ポリシリコンCMOSプロセスにより集積化した。本試作では、多重チャンネル数が小さいフィルタを集積化したことにより、浮遊容量比は微少であると考えられるため伝達特性の補正は行っていない。図11にチップ写真を示す。容量の最小値は約1 pFであり、スイッチはCMOSで構成した。消費電力は電源電圧 $\pm 6$  Vのとき約6 mW、チップ面積は1.4 mm $\times$ 1.0 mmであり多重化によりそれぞれ25%、75%に低減できた。図12に4多重バンドパスフィルタの伝達特性実測値を示す。この特性は伝達特性補正なしの設計値と良く一致しており、4多重ではクロストークがほとんど生じていないことがわかる。

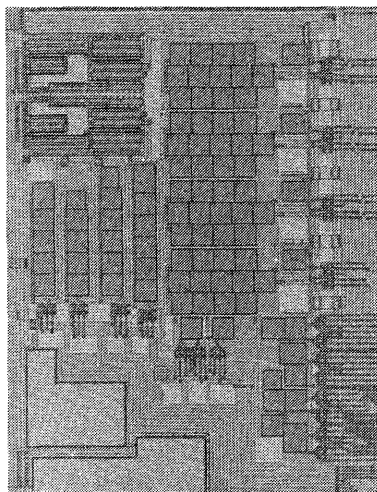


図11 多重化BPFのチップ写真  
Fig. 11 - Photomicrograph of multiplexed BPF chip.

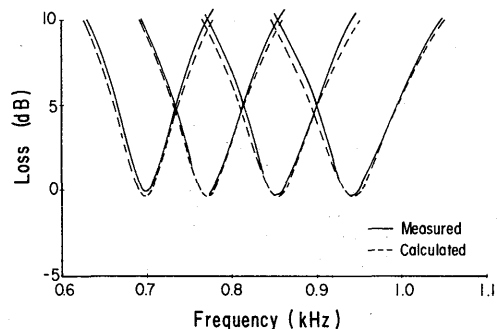


図12 多重化BPFの伝達特性実測値  
Fig. 12 - Measured and calculated frequency response of integrated multiplexed BPF.

#### 6. むすび

多重化スイッチトキャパシタフィルタの設計法を検討し以下の結果を得た。

- (1) RCアクティブBiquad回路から変換した多重化SCFの各関数形について、素子数最小の回路構成法を導出した。
- (2) 積分容量切換スイッチと浮遊容量によるチャンネル間クロストークの機構をモデル化し、このモデルを用いて伝達関数を解析的に求め実験値と一致することを示した。
- (3) この伝達関数を用いて多重化チャンネル数が多い場合に生ずるクロストークによる誤差を補正する

手法を示した。

- (4) 多重バンドパスフィルタをCMOS技術で試作し、多重積分回路の集積化の実現性を確認するとともに、多重化による消費電力、チップ面積の低減効果を実証した。

謝辞 本研究を進めるにあたり御指導いただいた厚木電気通信研究所集積加工研究部、大和田統括調査役に感謝いたします。

文 献

- (1) Hosticka, B. J., Brodersen, R. W. and Gray, P. R.: "MOS Sampled Data Recursive Filters Using Switched Capacitor Integrators", IEEE J. Solid State Circuits, SC-

12.6, pp.600-608 (Dec. 1977).

- (2) Bosshart, P. W.: "A Multiplexed Switched Capacitor Filter Bank", IEEE J. Solid State Circuits, SC-15, 6, pp.939-945 (Dec. 1980).
- (3) Martin, K.: "Improved Circuits for the Realization of Switched-Capacitor Filters", IEEE Trans. Circuit & Syst., CAS-27, 4, pp.237-244 (April 1980).
- (4) 金子, 菊池, 岩田: "多重化スイッチトキャパシタフィルタ", 信学技報, CAS81-15 (1981-06).
- (5) 金子, 岩田: "多重化スイッチトキャパシタBPFの伝達特性補正法", 昭57信学総全大, 393.
- (昭和58年9月26日受付, 59年2月27日再受付)