

アナログ回路設計における 課題と見通し



岩田 穆

NTT LSI 研究所

1. アナログ回路の特長

筆者は中学生のころから趣味でラジオやアンプを作っていたが、20年程前に就職したときから趣味と思っていた回路が本業になった。741型オペアンプを使ったアクティブフィルタの実験からスタートして、その後多数の回路の設計を手掛け、近年は半分趣味でニューラルネットのための新しい回路を考えている。これらの経験からアナログ回路について考えてみたい。

アナログ回路はデジタル回路にない特長を持っている。それは音声や画像などの時間に対して連続な情報を扱える、電力を扱える、GHz以上の高周波信号を処理できることである。

設計・製造の面からの特長は少ない素子数で済むことである。例えばオームの法則を使えば抵抗1本で乗算器を実現できる。これはデジタルに比較すると3けたぐらい少ない値である。

しかし、素子の偏差や変動に敏感で、設計が難しいとか、製造が難しいという問題がある。

2. アナログ回路の設計思想

優れたアナログ回路を設計するには思想が必要である。私のいう思想とは、動作原理を正しく活用すること、実現技術の動向を先見することである。回路動作には物理の法則や原理に忠実なことは当然として、その上に独特のアイデアが必要であるように思う。考案者の名前の付いた回路、例えばGilbertの乗算回路、Sallen and Keyのフィルタなどが多数ある。これらは素子の特性の巧みな活用、帰還の原理の活用などの点から、なるほどと感心させられる回路である。これらの名人の蓄積してくれた財産を使って、所望の機能や性能をうまく設計することは作業にすぎないと考える人もいる。しかし、デジタルでは回路レベルとアーキテクチャレベルの技術とは離れて存在し、後者のみでも優れた設計ができるのに対して、アナログでは両方が切り離せないところに面白さと難しさがある。

実現技術の変遷によるアナログ回路の設計思想の変化をフィルタの歴史を例にして考えてみよう。アクティブフィルタは従来のLCフィルタのLを不要にして混成IC化を可能にするものであった。値段が高いアクティブ素子(OPアンプ)を減らすことを最優先に考えた。また、RC素子の偏差で特性が決まるので素子値の調整が必要である。そこで調整の必要な抵抗の数を減らすことを追求した。しかし、LSIの時代になって集積規模が増加すると考え方が逆転した。つまり素子数を抑えることより、無調整で大量に作るために素子数より素子感度が低いことを求めた。MOSアナログ回路で実現したSCF(スイッチトキャパシタフィルタ)は後者の思想で設計している。ところで、このSCFの原理は抵抗とスイッチで等価的に高抵抗を作ることであるが、これは40年近く前に考案されたが、MOSアナログ回路以前は実用性の低い回路とされていた。このように以前は有用でなかった回路が見直されることがある。大学では長いスパンで信念を持ってテーマに取り組む

ことが可能であるから、確率は低いかもしれないが、時代を画するような回路のアイデアを大いに期待したいことである。近年、回路の分野では教育の現場と企業の設計開発の現場とが遊離してきている。特に日本では企業での課題が大学に理解されていないような気がする。企業は入社後訓練すれば良いと割り切っているふしがある。技術動向を洞察し、将来技術の芽と創造性を持つ人材を育てるためには、もっと人材交流が必要であろう。

ちょっと脱線してしまったが、要は思想を持って攻めればその先に大きな成果があるという信念を持つことが重要である。これは何も回路に限ったことではないが。

3. アナログ設計の課題

次に個別課題について考えてみよう。

(1) アナログ回路の機能と仕様は極めて多様

既設計の回路では性能が不満足な場合が多く、専用に設計せざるを得ないことになる。機能はアンプ、フィルタ、AD、DA変換器、変復調器と挙げれば切りがない。特性も線形性などの直流特性、振幅、位相の周波数特性、セットリングなどの波形特性と種類が多い上、これらの組み合わせで仕様が規定される。

アナログ回路設計の要点は、広帯域、高利得、低電力といった相反する特性を満足する最適点（妥協点）を見つけ出すことである（図1）。

この設計の良否によって性能差が歴然とする。また、経験不足による見落としという思わぬ落とし穴が待ちかまえている。設計ツールとして評価関数を基に回路定数の最適化するものがあるが、最適化の過程で回路素子を追加するなど回路トポロジーを変えることはできない。この辺に次のステップの鍵がある。

(2) 設計の道具が不十分

汎用の回路シミュレータとして各社のSPICEがパソコンでも簡単に使えるまでに普及した。機能も汎用素子のライブラリー、デジタル混載に対する機能拡張、素子値最適化機能、パター

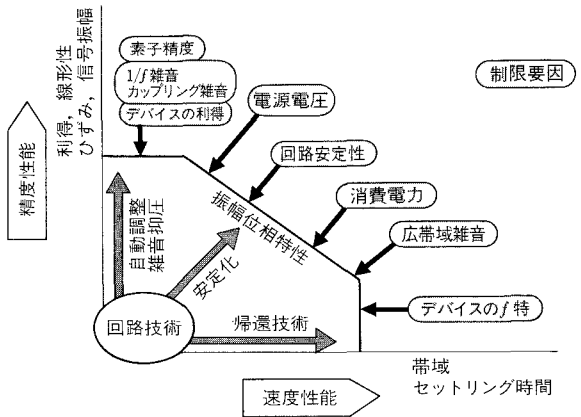


図1 アナログ回路性能の向上と相反関係 アナログ回路の性能は精度（縦軸）と速度（横軸）に大別できる。

精度性能を高めると速度性能は低下するというように両者は相反する関係にある。両者の最適点に設計するとき多くの制限要因を考慮する必要がある。

ン設計ツールとの結合などと充実した。しかし、カップリング雑音やクロストークの解析は正直にやったのでは規模が大き過ぎるので、うまいモデル化が必要である。また、アナログ回路特性を考慮したレイアウトの合成技術などが活発に検討されており、汎用ツールとしての実用性の向上が期待される。

(3) デバイス微細化に整合しない

微細化の効果として、デジタル回路は高速・低電力・高密度と3拍子そろって性能が向上するのに対して、アナログではそううまくはいかない。低耐圧化、電源電圧低下により動作電圧の範囲が減り、例えばトランジスタの縦積み段数が制限され、5V用の回路が2Vでは動かなくなる。信号振幅の減少は線形性を制限し、雑音が減らないとSN比が低下する。このような制限のもとで何とかするのが回路屋の腕の見せ所である。

(4) アナログだけでは記憶と制御機能が不足

アナログ回路の機能の制御、プログラム化のためにデジタルとの混載が必須である。初期のアナログICはバイポーラであったがこれに論理回路を集積するためにIIL (Integrated Injection Logic) のアイデアが出現し、民生用

LSIに実用化されている。しかし、CMOSアナログ回路の出現でAD混載はCMOSに主役の座を譲った。また、良いアナログメモリがないことはアナログを不利にした原因ともいえる。デジタルメモリの大容量、高精度、高信頼、書換え容易という特長に比べて、アナログメモリには精度、安定性、速度の問題がある。これからの課題といえよう。

4. 将来の方向

(1) デバイス微細化に整合したアナログ回路

DSPの出現でアナログのデジタル化が進展し、信号処理用のマイクロコンピュータとしてDSPチップが普及した。そして複雑な信号処理アルゴリズムに対応できるようになった。ここでAD、DA変換がアナログ回路のキーとなり、オーバーサンプリング方式などVLSI向けの回路が着目されている。これはアナログ信号をパルスで通信する技術として1945年ごろに原型が発明された。その原理は通常のナイキストレートの100倍程度の高速でサンプルして、2値つまり1ビットに量子化することである。このとき発生する大きな量子化誤差は広帯域に分散するので、時間軸の処理で帯域外に除去できる。この発明の目的は素子数を節約することであったが、デバイスの速度が不十分であったため普及には至らなかった。近年、デバイスの速度が向上したため見直されるようになった。我々が考案したMASH (Multi Stage Noise Shaping) 技術は1963年に東大の猪瀬先生によって発明された $\Delta\Sigma$ (デルタシグマ) 方式をカスケード化した方式であり、CMOSで調整なしでデジタルオーディオで要求される16ビット精度を達成した。このようにデバイスの速度性能を活用して、高いアナログ性能を得るという思想は今後も役立つものと考えられる。

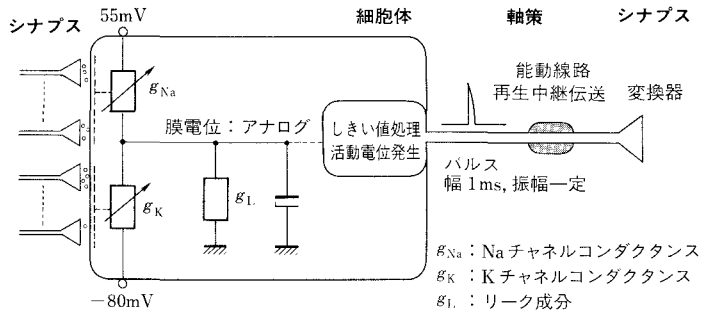


図2 ニューロンの等価回路モデル 多数のシナプス入力によりコンダクタンスの変る多数のイオンチャンネルを通して情報がニューロンに入力される。各入力の荷重平均によりニューロン内部状態がアナログ膜電位として決まる。この膜電位が一定の値を越すと活動電位とよばれるパルスが発生し、次のニューロンへ伝送される。このパルスは振幅と幅がほぼ一定のデジタル信号と考えられる。しかし、パルスの密度や数でアナログ情報が表されている。このように生体はアナログ信号処理とデジタル通信を使っている。

(2) アナログとデジタルの融合を目指す
アナログとデジタルは競合技術ではなく補完関係にある技術である。AD、DA変換器を搭載したDSPは既に使われているし、フローティングゲートデバイスによるアナログメモリが研究され、既にニューロチップの製品に適用されている。

ところで、生体情報処理の様子が解明されるにつれ、生体はアナログとデジタルをうまく使い分けていることが明らかになってきた(図2)。情報の担体にはKやNaのイオンが使われ、細胞内部状態はアナログの膜電位で、細胞の出力はインパルスで表現されている。生物は5億年も前に進化の過程で、このような究極の形に到達したわけである。ニューラルネットワークを研究する一つの意味がここにあると考えている。現在、回路の情報担体は電子に限定されているが、他にもフォトン、フォノンなど、使えそうなものはほかにもたくさんある。役立つような量子効果もいろいろある。このように将来の可能性を考えてアナログとデジタルを融合させた回路の体系が重要になると思う。アナログ乗算器やアナログメモリを搭載したDSPが実現できると処理能力が1けた高くなる可能性がある。このような新しい回路体系を

研究しようかと考えている。東北大の大見，柴田両先生の多入力のリ MOS デバイスはバイナリーと多値論理を用いてプログラマブルな論理回路を少ない素子数と配線で実現することをねらっている。これはアナログとは少し違うが，重要な技術動向と見ている。

(3) 量子デバイス時代の回路とは

回路は物理的な物と論理機能を結ぶ設計上の中間表現と考えられる。量子効果素子を用いた集積回路の設計には従来のトランジスタと配線

とは異なる概念の回路が必要なはずである。うまい等価回路表現をとるか，新しい基本素子を導入するかなど，大事な研究課題になるであろう。

いわた あつし
岩田 穆 (正員)

昭43名大・工・電子卒。昭45同大学院修士課程了。同年電電公社武蔵野通研入所。以来，通信用LSI，信号処理LSI，ASIC，ニューロチップの研究に従事。現在，NTT LSI研究所プロセス自動化研究部長。著書「VLSIのためのアナログ技術」(共著)など。

国際会議

OFC/IOOC '93

主催：OSA (米国光学会)，IEEE LEOS，IEEE COM-SOC

日時：1993年2月20～26日

会場：米国，San Jose Convention Center

参加者：約1,400人(展示関連も含めると約5,200人)

主要参加国：米国，日本，英，仏，独，デンマーク等
セッション数および論文数：52セッション，220件余
展示：約150社

Proceedings 発行所：OSA (Optical Society of America)

概要

光通信分野の最大の学会である OFC (Conf. on Optical Fiber Communication) は今年2月に IOOC (Conf. on Integrated Optics and Optical Communications) との共催の形で開催された。会議前の日曜日にも五つの Workshop が併設され，Informal な発表と技術討論が行われた。初日には関連技術をまとめて解説する Short course が32コース設置され，他分野の参加者が入りやすい環境を準備していた。

Plenary Session では東工大末松学長の J. Tyndall 賞受

賞式に続き，米国の Gigabit Network の推進元である CNRI の R. Kahn 氏から Gigabit Network の目的と NREN の紹介が行われ，次に欧州の RACE について Philips の T. Swanenburg 氏から概要とこれまでの活動について紹介され，最後に NTT の池上徹彦氏により Tera-bits/sec の実現技術等が紹介された。

大きな流れとしては，ファイバと多数の光増幅器を接続した超長距離伝送実験があり，10 Gbit/s-9,000 km 伝送実験等が報告された。光ソリトン伝送でも10, 20, 40 Gbit/s での長距離伝送実験が報告された。次期太平洋海底網 TPC-5 N とその光増幅中継器の構成法についても紹介された。もう一つは10 Gbit/s の無中継伝送に関するもので，分散シフトファイバで200 km 以上の伝送が報告された。米国では既設の単一モードファイバを使った10 Gbit/s 伝送の要求もあり，種々の分散補償技術が提案された。また，デバイス分野では超高速伝送用 MQW Mach-Zehnder 型変調器，吸取型変調器付ソリトン光源，EDFA 励起光源として A1 フリー980 nm レーザと1,480 nm レーザの信頼性試験等が発表された。来年の OFC '94 も San Jose で開催される予定であり，IOOC '95 は香港で開催される。

(執筆) 桑原秀夫：正員 富士通研究所光システム研究部